



APT32F171 数据手册 V2.1

相关文档

APT32F171 使用手册

版权所有©深圳市爱普特微电子有限公司

本资料内容为深圳市爱普特微电子有限公司在现有数据资料基础上慎重且力求准确无误编制而成，本资料中所记载的实例以正确的使用方法和标准操作为前提，使用方在应用该等实例时请充分考虑外部诸条件，深圳市爱普特微电子有限公司不担保或确认该等实例在使用方的适用性、适当性或完整性，深圳市爱普特微电子有限公司亦不对使用方因使用本资料所有内容而可能或已经带来的风险或后果承担任何法律责任。基于使本资料的内容更加完善等原因，公司保留未经预告的修改权。

历史版本说明

版本	修改日期	修改概要
V0.0	2022-10-26	初版
V0.1	2022-12-8	修正一些格式错误
V0.2	2023-1-31	修正一些描述错误
V0.3	2023-2-23	更新QFN32的封装参数
V0.4	2023-3-27	增加SWCLK上电为低的影响说明
V0.5	2023-4-20	增加IDD31不同条件下的电流数据，统一数据格式
V0.6	2023-7-18	1、INTVREF值位数修改为3位 2、添加内部晶振/FVR/INTVREF的精度数据，添加温度曲线图 3、IDD3数据区分
V2.0	2023-8-29	1、IOMAP增加使用说明 2、更新DMIPS参数
V2.1	2023-10-9	增加系统管脚OSC_XI/OSC_XO的描述

1 概述

1.1 APT32F171介绍

APT32F171 是由爱普特微电子推出的基于平头哥半导体 (T-HEAD Semiconductor) CPU 内核开发的 32 位高性能低成本单片机。APT32F171 单片机面向的应用为工业控制，小家电，消费电子设备，可穿戴设备等应用。

- C-Sky 32位CPU内核(1.32DMIPS)，支持单周期乘法和SWD调试
- 独立硬件除法器
- 片载64K(32Kbytes可选)程序闪存，独立2Kbytes数据闪存
- 内含8Kbytes SRAM，可用于堆栈，数据存储，代码存储
- 工作温度：- 40 to 85°C
- 工作电压范围： 1.8 to 5.5V
- 最高工作频率：48MHz
- 中断控制器：支持动态配置的可嵌套中断 (NVIC)
- 增强的时钟和功耗控制器(SYSCON)
- 1 x 独立看门狗定时器(IWDT)
- 1 x 16位增强型定时器/计数器(EPT)，每个TIMER支持7路PWM输出功能，其中6路可配置为互补带死区
- 1 x 16位同步定时器/计数器，每个TIMER支持2路PWM输出功能 (GPT)
- 4 x 16位基本计时TIMER (Basic Timer)
- 1 x 8位WWDT
- 串行通信接口：1 x USART, 1 x UART
- 多达15路的12位ADC，支持内部/外部VREF输入
- 多达6个独立模拟比较器，2个运算放大器
- 8个大电流驱动管脚(每个管脚支持灌入最大电流为120mA)
- 支持96bit UID功能
- 最多支持30个GPIO，所有GPIO均可配置为外部中断
- 支持三种工作模式：RUN，SLEEP，和DEEP-SLEEP模式

1.2 主要特性

1.2.1 处理器（CPU）

- 32-bit RISC CPU核，指令长度16位
- 16个32位通用寄存器
- 高效的2级执行流水线
- 单周期32位x32位的硬件整形乘法阵列（结果只支持32位）
- SWD (Serial Wire Debug)调试接口

1.2.2 硬件除法器（HWDIV）

- 有符号或者无符号32位整数除法运算
- 支持32位被除数和32位除数，输出32位商和余数
- 5个HCLK周期运算时间
- 支持除数零溢出错误中断

1.2.3 存储（Memory）

- 多达64Kbytes的内部程序闪存，支持ISP保护，保护区的大小可配置，支持硬件CRC校验
- 2Kbytes的独立数据闪存，数据闪存编程不影响程序运行
- User Option配置
 - 外部复位管脚使能配置
 - 看门狗缺省使能状态配置
 - 代码安全性配置
- 专用烧写接口，支持快速的量产烧录（需配合专用烧写器）
- 多达8Kbytes的内部SRAM，支持硬件CRC校验
- 小端(little-endian)存储方式

1.2.4 可嵌套中断控制器（NVIC）

- 多达32个中断源，支持中断向量表重定向
- 32个可编程优先级，每个中断都有独立的优先级
- 每个中断都有独立的使能或者禁止控制
- 每个中断源都有固定的向量地址
- 支持陷阱功能
- 支持软件复位
- 全局中断使能控制
- 可单独配置唤醒事件的使能/禁止（可配置唤醒后不入中断）

1.2.5 系统控制器(SYSCON)

- 外部晶振400KHz 到 24MHz (EMCLK: External Main Clock, 外部主时钟), 支持独立的32.768K配置项
- 内部主振 131.072KHz / 2.097MHz / 4.194MHz / 5.556MHz (default) 四个option选择 (1%偏差@典型值, IMCLK: Internal Main Clock, 内部主时钟)
- 内部高速振荡器 24MHz/48MHz (1%偏差@典型值, HFCLK: High Frequency Clock, 内部高速时钟)
- 内部辅振 27KHz (5%偏差@典型值, ISCLK: Internal Sub Clock, 内部辅时钟)
- 内部振荡器均支持软件粗调
- 支持低功耗模式 (SLEEP/DEEP-SLEEP)
- 低功耗模式下支持可编程的功耗优化
- 可编程的时钟分频器
- 外部晶振失效监测 (外部晶振失效时, 支持自动切换到内部主振)
- 外部晶振抖动滤波处理
- 外部中断输入数字滤波控制, 支持中断触发的异步计数
- FLASH和SRAM校验错误管理, 可配置重试或者系统复位
- 复位源检测和管理 (RSTID)

1.2.6 独立看门狗定时器 (IWDG: Independent Watchdog Timer)

- 复位时间可配置: 缺省8秒
- 可配置复位前报警中断
- 独立工作在内部辅晶振下的可编程18位递减计数器 (27KHz时钟)

1.2.7 16位增强型定时器/计数器 (EPT: Enhance Purpose Timer)

- 三种计数模式: 递增、递减、递增递减
- 每个TIMER有4路独立PWM输出, 支持4个比较值
- 支持互补输出, 死区控制, 斩波输出, 紧急模式输出
- 支持紧急模式输出: 软锁止和硬锁止模式
 - 外部输入EBIx
 - 系统错误, LVD中断触发
- 支持特殊寄存器保护
- 支持单次触发模式和外部脉冲计数模式
- 4个数字比较器可触发多种同步和波形输出
- 可以工作在捕捉模式, 最多支持4个比较值捕获
- 支持ETCB事件联动
- PCLK工作时钟

1.2.8 16位通用定时器/计数器 (GPT: General Purpose Timer)

- 三种计数模式：递增、递减、递增递减
- 每个TIMER支持两个输出通道，每个通道可配置为PWM波形输出控制
- 支持捕获模式，最多4个捕获值
- 支持ETCB事件联动
- PCLK工作时钟

1.2.9 基础计时器 (BT: Basic Timer)

- 4个16位的递增计数器，支持自动重载功能
- 一个比较值寄存器，支持PWM波形输出
- 支持单次触发模式
- 支持比较值Match中断、周期中断和溢出中断
- 支持ETCB事件联动
- PCLK工作时钟

1.2.10 内核计时器 (CORET: Core Timer)

- 1个24位的递减计数器，支持自动重载功能
- 计数时钟源可选（CPU时钟或者系统时钟的8分频）
- 支持周期中断和溢出中断

1.2.11 窗口看门狗 (WWDT: Window Watchdog)

- 基于PCLK工作
- 支持复位前报警中断
- 可通过软件触发复位操作
- 计数器刷新窗口限制功能

1.2.12 同步异步收发器 (USART)

- 1个通道
- 支持5、6、7和8位的数据长度
- 可编程的波特率
- 校验位，帧检测和缓存溢出错误报告
- 支持Loop-back模式
- 支持同步全双工模式
- 支持智能卡协议：ISO7816-3兼容

1.2.13 通用异步收发器 (UART)

- 1个通道
- 8位数据长度，支持校验位(奇偶校验，0/1校验)
- 单独的8x8位收发FIFO
- 可编程的分数波特率发生器

1.2.14 12位模数转换器 (12bit AD Converter)

- 多达15个模拟输入通道供选择，参考电压支持VDD、外部管脚、INTVREF或者FVR
- ADC输入支持外部ADCIN、GND、1/4VDD和内部高精度电压参考源(INTVREF)
- 支持最快1MSPS转换速度
- 可配置采样保持时间
- 支持连续转换模式和硬件自动比较转换结果
- 支持多序列转换模式，最高可达16个转换序列，可灵活配置转换通道，转换顺序，转换次数，序列优先级
- 支持ETCB事件联动

1.2.15 模拟比较器 (COMP)

- 精度4mV
- 输入迟滞可选10/20/35/45/60/80/100mV
- 支持6个独立的模拟比较器
- 可配置的比较器输出迟滞和数字去抖滤波
- 126级内部参考， $VREF = 3.5V/126 \times Nstep$
- 支持比较器输出通过特定事件窗口捕获功能
- 输入可以和AD以及运算放大器共用管脚

1.2.16 运算放大器 (OPAMP)

- 支持2个独立的运算放大器
- 可配置的内部增益控制：4 5 6 7 24 30 35 40
- 输出可以作为ADC的采样输入

1.2.17 内部电压参考源 (INTVREF: Internal Voltage Reference)

- 作为ADC的采样通道校准输入
- 作为ADC的VREF输入 (ADC必须工作在低速状态下)
- 参考电压：1.0V

1.2.18 内部固定电压源 (FVR: Fixed Voltage Reference)

- 作为ADC的VREF输入

- 参考电压：2.048V/4.096V

1.2.19 校验控制器（CRC）

- 支持基于Byte, Half-word, Word的写操作
- 可选的CRC多项式包括：
 - CRC-CCITT: $X^{16} + X^{12} + X^5 + 1$
 - CRC-16: $X^{16} + X^{15} + X^2 + 1$
 - CRC-32: $X^{32} + X^{26} + X^{23} + X^{22} + X^{16} + X^{12} + X^{11} + X^{10} + X^8 + X^7 + X^5 + X^4 + X^3 + X^2 + X + 1$
- 可编程种子值
- 输入数据和输出数据(CRC校验和)可以转换成补码形式操作
- 可编程的按位反转设置（LSB优先或者MSB优先）

1.2.20 事件触发选择控制器（ETCB: Event Trigger Cross Bar）

- 支持可配置的片内模块间互联触发
- 最大支持32个触发通道
- 每个通道支持64个Source输入选择
- 每个通道支持64个Target输出选择
- 每个通道均支持软件触发

1.2.21 通用IO (GPIO)

- 最多支持30个GPIO
- 推挽输出和开漏输出可配置，上下拉电阻可配置
- 输出可独立配置驱动能力和斜率（其中8个IO支持大电流灌入）
- 支持输出状态监测
- 通讯口支持TTL电平输入Buffer配置（TTL1/TTL2）
- 所有管脚都支持外部中断功能

1.2.22 两个低功耗模式

- SLEEP: 关闭选择的系统时钟和CPU时钟
- DEEP-SLEEP: 关闭所有系统时钟和CPU时钟
- 可配置的DEEP-SLEEP唤醒源：外部中断、iWDT中断、LVD中断

1.2.23 上电复位（POR: Power On Reset）

1.2.24 低电压检测（LVD: Low Voltage Detector）

- 可配置低电压复位功能，可选8个电压值 (1.9V/2.2V/2.5V/2.8V/3.1/3.4/3.7/4.0).
- 可配置低电压中断，可选8个检测电压值 (2.1V/2.4V/2.7V/3.0V/3.3/3.6/3.9/LVDIN)

1.2.25 工作电压范围

- 1.8V to 5.5V

1.2.26 工作频率范围

- 外部主晶振：32KHz ~ 24 MHz
- 内部振荡器：IMOSC：5.556 MHz (max) / HFOSC：48 MHz (max)
- 内部辅振：27KHz

1.2.27 工作温度范围

- - 40 to 85°C

1.2.28 封装

- 32-LQFP
- 32-QFN
- 28-SOP
- 24-SSOP
- 20-SOP

1.3 模块框图

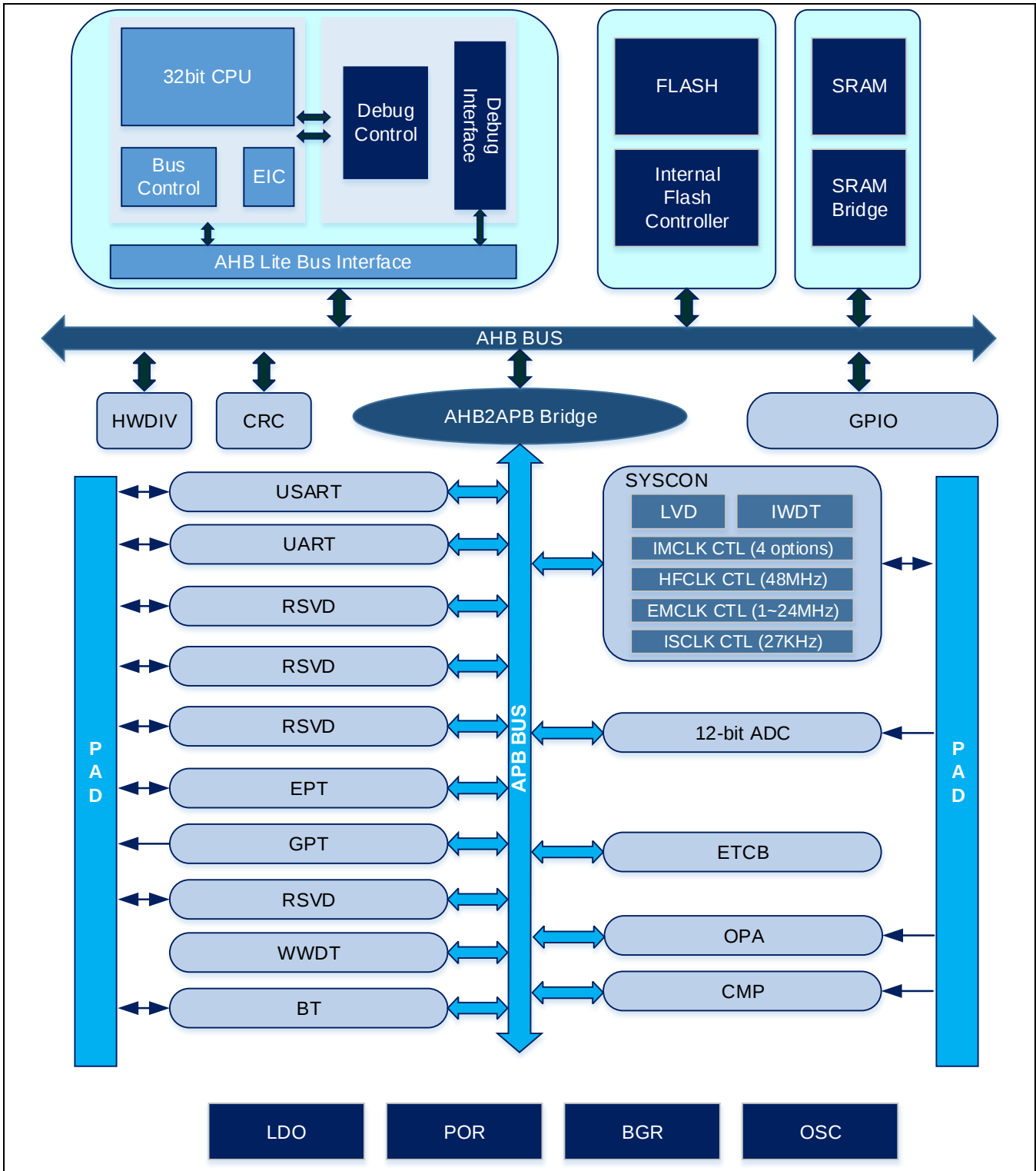


Figure 1-1 APT32F171模块框图

2

管脚配置

2.1 概要

本章节描述APT32F171产品的管脚功能信息。

包含：

- 管脚映射图
- 管脚分配表
- 重映射管脚
- 管脚描述
- Pad电路类型

2.2 管脚定义图

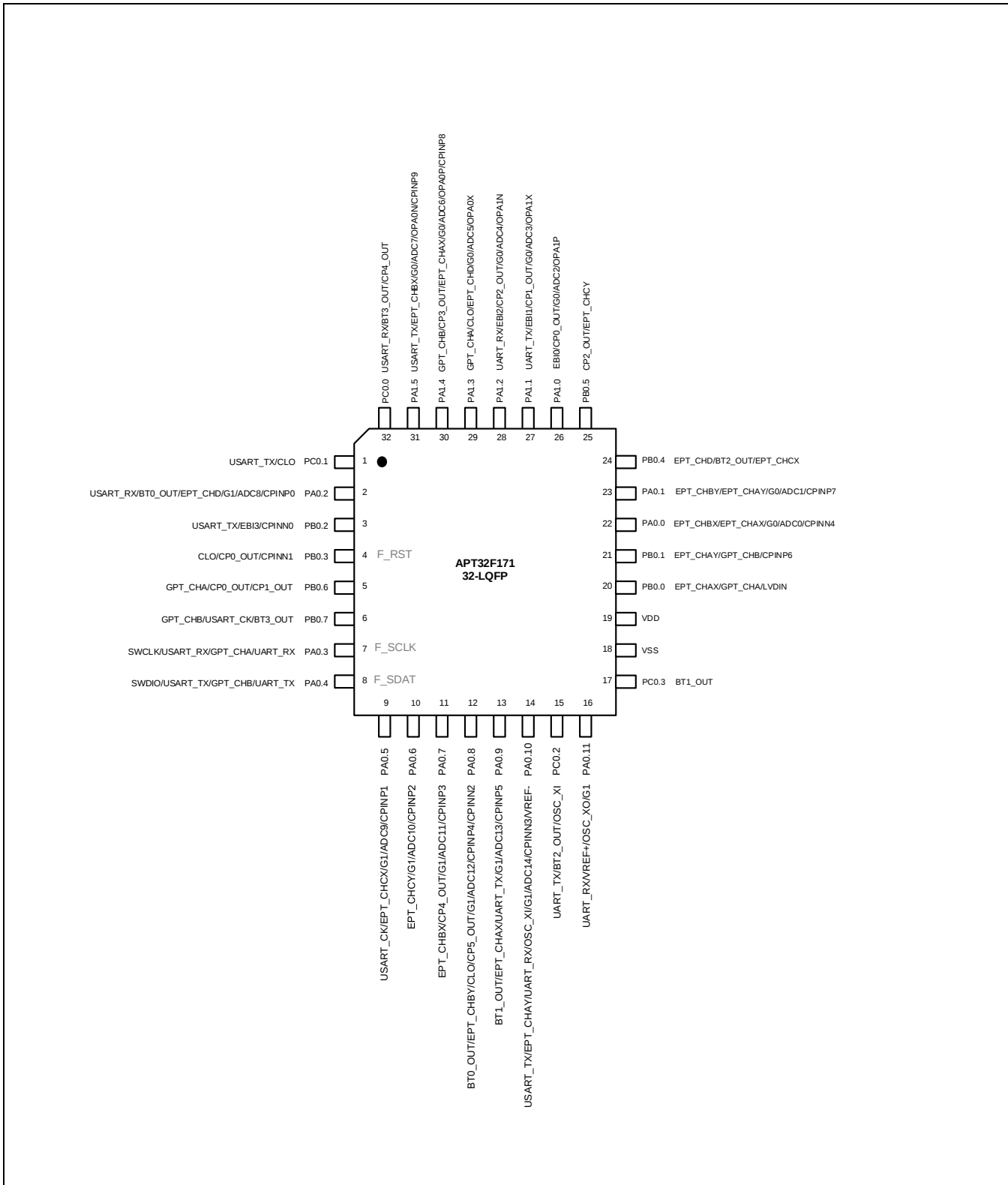


Figure 2-1 管脚定义图(LQFP32)

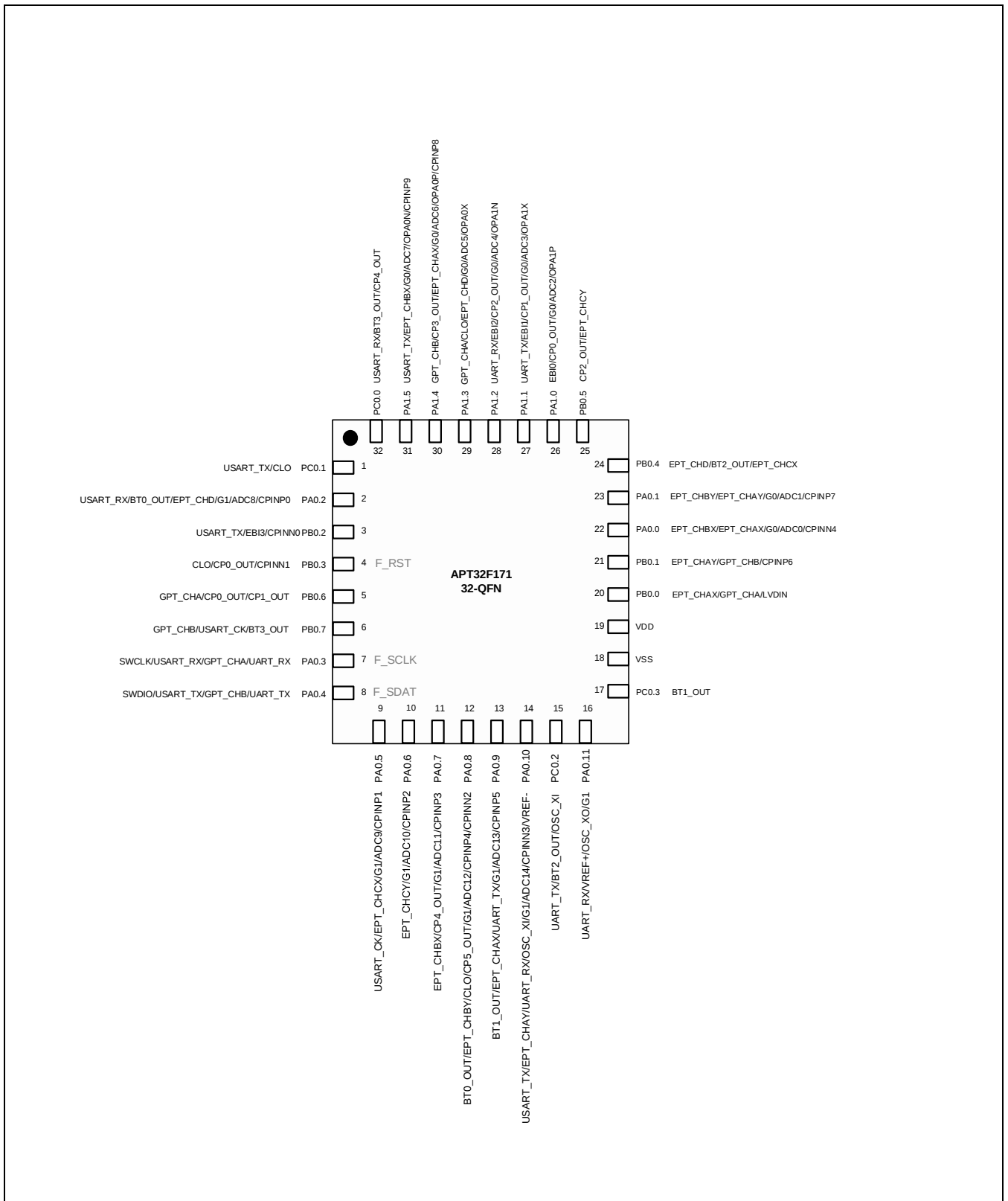


Figure 2-2 管脚定义图(QFN32)

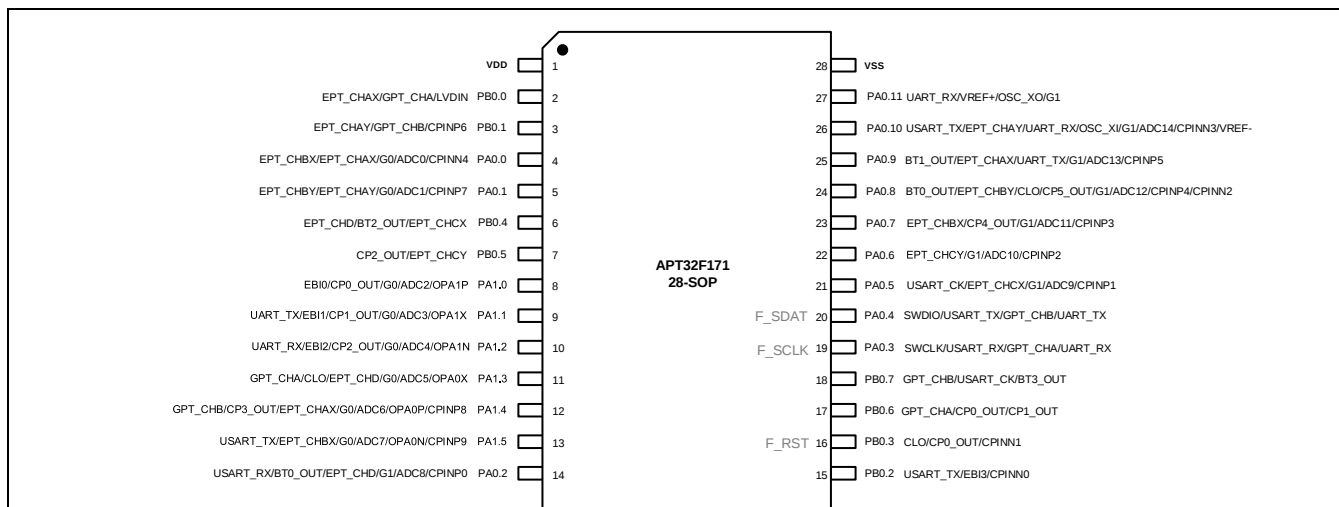


Figure 2-3 管脚定义图(SOP28)

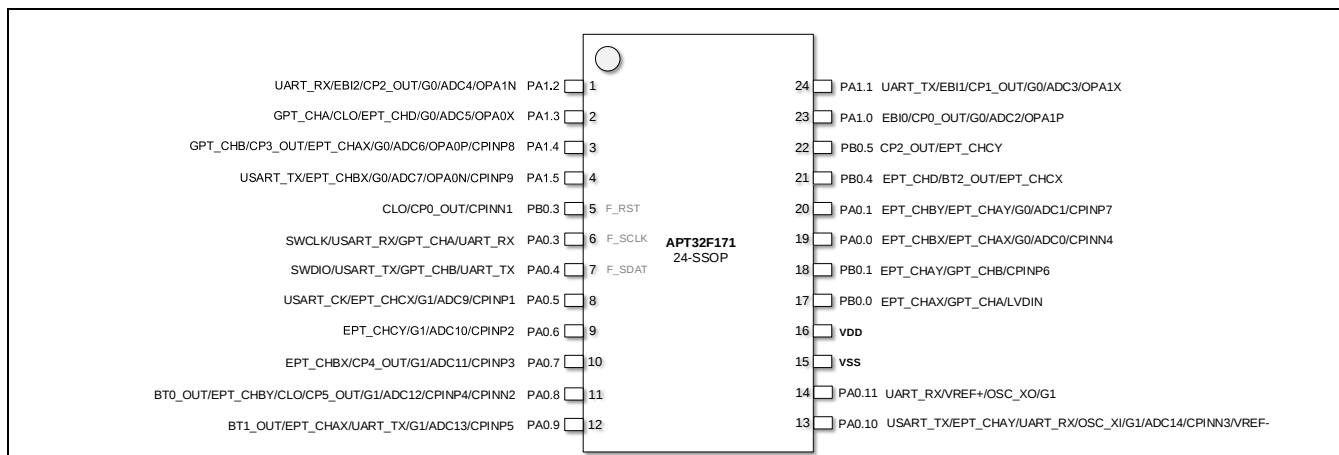


Figure 2-4 管脚定义图(SSOP24)

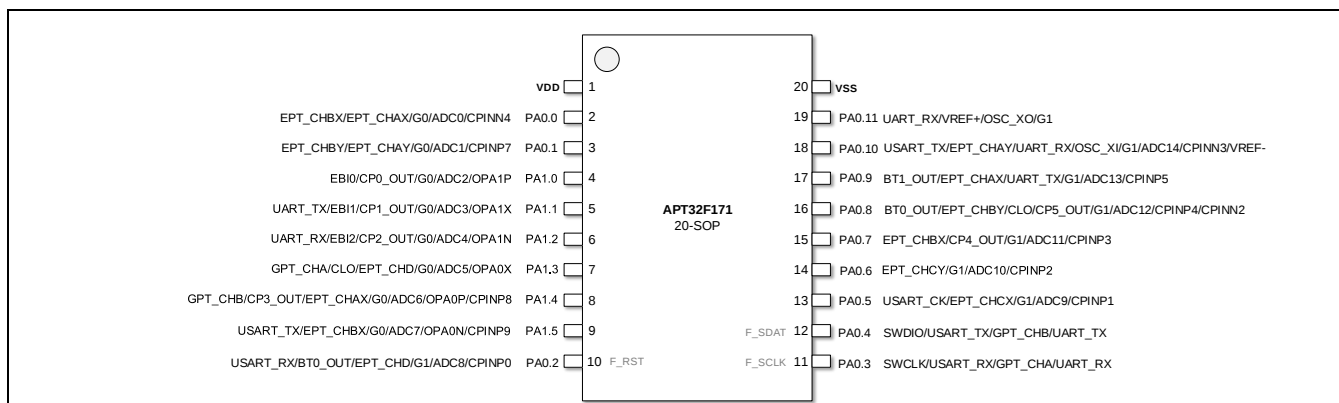


Figure 2-5 管脚定义图(SOP20)

2.3 管脚功能分配

Table 2-1 描述了管脚功能的详细分配。

- *UP*: 上拉使能; *DN*: 下拉使能
- *IO*: 双向; *I*: 输入; *O*: 输出; *P*: 电源; *G*: 地; *Z*: 高阻

Table 2-1 各种管脚功能分配，依照管脚号排序

Pin Number				Pin Name									Default	Pu/PD	TTL	Reset	Status
32PIN	28PIN	24PIN	20PIN	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	EXI					
19	1	16	1	VDD	-	-	-	-	-	-	-	VDD	PWR	-	-	-	P
20	2	17	-	PB0.0	-	-	EPT_CHAX	-	GPT_CHA	LVDIN	-	EXI0	IO	-	-	-	Z
21	3	18	-	PB0.1	-	-	EPT_CHAY	-	GPT_CHB	-	CPINP6	EXI1	IO	-	-	-	Z
22	4	19	2	PA0.0	-	-	EPT_CHBX	-	EPT_CHAX	G0	ADC0/CPINN4	EXI0	IO	-	-	-	Z
23	5	20	3	PA0.1	-	-	EPT_CHBY	-	EPT_CHAY	G0	ADC1/CPINP7	EXI1	IO	-	-	-	Z
24	6	21	-	PB0.4	-	-	EPT_CHD	BT2_OUT	EPT_CHCX	-	-	EXI4	IO	-	-	-	Z
25	7	22	-	PB0.5	-	-	-	CP2_OUT	EPT_CHCY	-	-	EXI5	IO	-	-	-	Z
26	8	23	4	PA1.0	-	-	-	EBI0	CP0_OUT	G0	ADC2/OPA1P	EXI0	IO	-	-	-	Z
27	9	24	5	PA1.1	-	-	UART_TX	EBI1	CP1_OUT	G0	ADC3/OPA1X	EXI1	IO	-	-	B	Z
28	10	1	6	PA1.2	-	-	UART_RX	EBI2	CP2_OUT	G0	ADC4/OPA1N	EXI2	IO	-	-	B	Z
29	11	2	7	PA1.3(HS)	GPT_CHA	-	CLO	EPT_CHD	-	G0	ADC5/OPA0X	EXI3	HSIO	-	-	-	Z
30	12	3	8	PA1.4(HS)	GPT_CHB	-	CP3_OUT	-	EPT_CHAX	G0	ADC6/OPA0P/CPINP8	EXI4	HSIO	-	-	-	Z
31	13	4	9	PA1.5(HS)	USART_T	-	-	-	EPT_CHBX	G0	ADC7/OPA0N/CPINP9	EXI5	HSIO	-	-	-	Z
32	-	-	-	PC0.0(HS)	USART_R	BT3_OUT	-	CP4_OUT	-	-	-	EXI0	HSIO	-	-	S	Z
1	-	-	-	PC0.1(HS)	USART_T	CLO	-	-	-	-	-	EXI1	HSIO	-	-	S	Z
2	14	-	10	PA0.2 (HS)	USART_R	BT0_OUT	-	EPT_CHD	-	G1	ADC8/CPINP0	EXI2	HSIO	-	-	-	Z
3	15	-	-	PB0.2(HS)	USART_T	-	-	EBI3	-	-	CPINN0	EXI2	HSIO	-	-	-	Z
4	16	5	-	PB0.3(HS)	CLO	-	-	CP0_OUT	-	-	CPINN1	EXI3	HSIO	-	-	-	Z
5	17	-	-	PB0.6	GPT_CHA	-	CP0_OUT	CP1_OUT	-	-	-	EXI6	IO	-	-	-	Z
6	18	-	-	PB0.7	GPT_CHB	-	USART_CK	BT3_OUT	-	-	-	EXI7	IO	-	-	-	Z
7	19	6	11	PA0.3	SWCLK	USART_RX	GPT_CHA	-	UART_RX	-	-	EXI3	SWCLK	U	-	S	Z
8	20	7	12	PA0.4	SWDIO	USART_TX	GPT_CHB	-	UART_TX	-	-	EXI4	SWDIO	U	-	S	Z
9	21	8	13	PA0.5	-	USART_CK	-	EPT_CHCX	-	G1	ADC9/CPINP1	EXI5	IO	-	-	S	Z
10	22	9	14	PA0.6	-	-	-	EPT_CHCY	-	G1	ADC10/CPINP2	EXI6	IO	-	-	-	Z
11	23	10	15	PA0.7	-	-	EPT_CHBX	CP4_OUT	-	G1	ADC11/CPINP3	EXI7	IO	-	-	-	Z
12	24	11	16	PA0.8	-	BT0_OUT	EPT_CHBY	CLO	CP5_OUT	G1	ADC12/CPINP4/CPINN2	EXI8	IO	-	-	-	Z
13	25	12	17	PA0.9	-	BT1_OUT	EPT_CHAX	UART_TX	-	G1	ADC13/CPINP5	EXI9	IO	-	-	S	Z
14	26	13	18	PA0.10	-	USART_TX	EPT_CHAY	UART_RX	OSC_XI	G1	ADC14/CPINN3/VREF-	EXI10	IO	-	-	S	Z
15	-	-	-	PC0.2	-	UART_TX	-	BT2_OUT	OSC_XI	-	-	EXI2	IO	-	-	S	Z
16	27	14	19	PA0.11	-	UART_RX	-	VREF+/INTVREF	OSC_XO	G1	-	EXI11	IO	-	-	S	Z
17	-	-	-	PC0.3	-	-	BT1_OUT	-	-	-	-	EXI3	IO	-	-	-	Z
18	28	15	20	VSS	-	-	-	-	-	-	-	VSS	GND	-	-	-	P

注意:

- 1) F_SCLK(PA0.3), F_SDAT(PA0.4), F_RST(PB0.3)为外部闪存烧录工具接口信号。
(注: LQFP32,QFN32,SOP28,SSOP24有外部复位管脚PB0.3,PB0.3可通过User Option配置为外部复位管脚)
- 2) F_SCLK(PA0.3), F_SDAT(PA0.4), F_RST(PA0.2)为外部闪存烧录工具接口信号。
(注: SOP20封装无外部复位管脚, PA0.2只有烧录复位功能)
- 3) 每个IO管脚只要配置成数字IO功能, 都可以使用EXI功能来触发中断。
- 4) 标有(HS)的为高电流驱动口(High Sink Current IO), 支持120mA的灌电流, 配置方法参考GPIO章节。
- 5) TTL这一栏, S: 代表只有TTL1功能 B: TTL1和TTL2功能都有。
- 6) 因为调试口的影响, 如果SWCLK上电时的输入电压为低, 则代码启动时间需要150ms左右。电路设计时需要考虑这一因素。
- 7) 对于输出功能, 如果多个管脚都被配置成同一个功能, 那么所有这些管脚都会输出相同的信号。
对于输入功能, 如果多个管脚都被配置成同一个功能, 那么AF编号小的管脚有更高的优先权。例如, 当PA0.11和PA1.2都被配置成UART_RX时, 只有PA0.11(AF2)是UART_RX, 而PA1.2(AF3)的UART_RX配置无效。
- 8) G0/G1为IO重定义功能, 在原有AF的基础上, 还可以配置为下表中的功能, 由SYSCON_IOMAP0/1[CFGVALn]决定。具体请参看SYSCON IO重定义章节的描述。

Table 2-2 G0和G1的IOMAP

CFGVAL	Group0 (G0)	Group1(G1)
0	RSVD	USART_TX
1	RSVD	USART_RX
2	USART_TX	USART_SCK
3	USART_RX	RSVD
4	RSVD	RSVD
5	RSVD	RSVD
6	GPT_CHA	EPT_CHAX
7	GPT_CHB	EPT_CHAY

注: 当使用IOMAP功能时, PA0.2/PA1.0不能做为设备的输入管脚。比如, 当IOMAP0[CFGVAL2] = 3, PA1.0的AF6功能配置为USART_RX, 因为USART_RX 为串口输入管脚, 此时配置的IO复用功能无效。

2.4 管脚功能说明

本段落描述了以下管脚的功能：

- 电源管脚
- 系统功能管脚
- 普通模块功能管脚
- 调试接口管脚
- 闪存烧录工具管脚

注意：

- 1) D: 数字; A: 模拟
- 2) I/O: 双向; I: 输入; O: 输出
- 3) P: 电源; G: 地
- 4) Z: 高阻

2.4.1 电源管脚

Table 2-3 电源管脚说明

模块	管脚名称	I/O	管脚说明	D/A
电源	VDD	-	芯片电源	-
	VSS	-	芯片地	-

2.4.2 系统功能管脚

Table 2-4 系统功能管脚说明

模块	管脚名称	I/O	管脚说明	D/A
系统	CLO	O	内部系统时钟输出	D
	OSC_XI	I	外部主晶振的输入	A
	OSC_XO	O	外部主晶振的输出	A
	EXIx	I	外部中断输入通道	D

2.4.3 普通模块功能管脚

Table 2-5 普通模块功能管脚说明

模块	管脚名称	I/O	管脚说明	D/A
GPIO	PA0.x	I/O	通用IO A0	D
	PA1.x	I/O	通用IO A1	D
	PB0.x	I/O	通用IO B0	D

	PC0.x	I/O	通用IO C0	D
EPT	EPT_CHAX	O	EPT的通道A的X输出	D
	EPT_CHAY	O	EPT的通道A的Y输出	D
	EPT_CHBX	O	EPT的通道B的X输出	D
	EPT_CHBY	O	EPT的通道B的Y输出	D
	EPT_CHCX	O	EPT的通道C的X输出	D
	EPT_CHCY	O	EPT的通道C的Y输出	D
	EPT_CHD	O	EPT的通道D输出	D
	EBIx	I	EPT的紧急情况触发信号	D
GPT	GPT_CHA	O	GPT的通道A输出	D
	GPT_CHB	O	GPT的通道B输出	D
BT	BTx_OUT	O	BT输出	D
USART	USART_RX	I	串行数据接收	D
	USART_TX	O	串行数据发送	D
	USART_CK	I/O	串行时钟	D
UART	UART_RX	I	串行数据接收	D
	UART_TX	O	串行数据发送	D
ADC	ADCx	I	ADC模拟输入通道	A
LVD	LVDIN	I	LVD输入比较电压	A
CMP	CPx_OUT	O	比较器x输出端口	D
	CPINPx	I	比较器正向输入通道	A
	CPINNx	I	比较器负向输入通道	A
OPA	OPAxP	I	运算放大器的正向输入端	A
	OPAxN	I	运算放大器的负向输入端	A
	OPAxX	O	运算放大器的输出端	A

2.4.4 调试接口管脚

Table 2-6 调试接口管脚说明

模块	管脚名称	I/O	管脚说明	D/A
SWD	SWCLK	I	串行时钟，内部上拉	D
	SWDIO	I/O	串行数据输入/输出，内部上拉	D

2.4.5 闪存烧录工具管脚

Table 2-7 闪存烧录工具管脚说明

模块	管脚名称	I/O	管脚说明	D/A
FLASH	F_SCLK	I	串行时钟	D
	F_SDAT	I/O	串行数据	D
	F_RST	I	复位	D
	VDD	P	电源 (烧录时建议在电源和地之间连接0.1uF电容)	A
	VSS	G	地	A

3 电气特性

3.1 参数标识说明

- ①：量产测试保证
- ②：应用评估
- ③：设计保证

3.2 极限参数

器件在超过下述“极限参数”条件下工作可能会造成永久损坏。 器件只有在说明书所规定的条件范围内才能确保正常工作，在“极限参数”条件下工作会影响器件的可靠性。

Table 3-1 极限参数

参数	符号	条件	数值	单位
工作电压	V _{DD}	—	−0.3 to 6.5	V
输入电压	V _{IN}	—	−0.3 to V _{DD} + 0.3	V
输出电压	V _O	所有端口	−0.3 to V _{DD} + 0.3	V
IO驱动电流	I _{SINK1}	单个普通IO灌入	15	mA
		单个强驱动IO灌入	120	mA
	I _{SINK2}	全部IO灌入	200	mA
	I _{SOURCE}	单个IO拉出	15	mA
工作环境温度	T _A	—	−40 to 85	°C
储存温度	T _{STG}	—	−65 to 150	°C

3.3 推荐工作条件

器件需要在推荐的工作条件下才能正常工作。 本章所列电气特性参数需要在推荐条件下才能得到确保。器件在超出推荐条件以外的工作条件下工作可能会降低其可靠性，甚至造成器件损坏。

Table 3-2 推荐工作条件

参数	符号	条件	数值	单位
工作电压	V _{DD}	—	1.8 to 5.5	V
工作环境温度	T _A	—	−40 to 85	°C

3.4 I/O 端口直流特性

Table 3-3 I/O 端口直流特性

(T_A = -40 to 85°C, V_{DD} = 1.8V to 5.5V)

参数	符号	条件	最小值	典型值	最大值	单位
输入高电压	V _{IH0} ②	所有端口, 非TTL模式 V _{DD} = 1.8V to 5.5V	0.8 V _{DD}	—	V _{DD}	V
	V _{IH10} ②	TTL1模式 PA0.3~PA0.5 PA0.9~ PA0.11 PA1.1~PA1.2 PC0.0~PC0.2 V _{DD} = 5.0V	2.2	—	V _{DD}	V
	V _{IH11} ②	TTL1模式 PA0.3~PA0.5 PA0.9~ PA0.11 PA1.1~PA1.2 PC0.0~PC0.2 V _{DD} = 3.0V	1.5	—	V _{DD}	V
	V _{IH20} ②	TTL2模式 PA1.1~PA1.2 V _{DD} = 5.0V	1.5	—	V _{DD}	V
	V _{IH21} ②	TTL2模式 PA1.1~PA1.2 V _{DD} = 3.0V	1.1	—	V _{DD}	V
输入低电压	V _{IL0} ②	所有端口, 非TTL模式 V _{DD} = 1.8V to 5.5V	—	—	0.2 V _{DD}	V
	V _{IL10} ②	TTL1模式 PA0.3~PA0.5 PA0.9~ PA0.11 PA1.1~PA1.2 PC0.0~PC0.2 V _{DD} = 5.0V	—	—	0.8	V
	V _{IL11} ②	TTL1模式 PA0.3~PA0.5 PA0.9~ PA0.11 PA1.1~PA1.2 PC0.0~PC0.2 V _{DD} = 3.0V	—	—	0.5	V
	V _{IL20} ②	TTL2模式 PA1.1~PA1.2 V _{DD} = 5.0V	—	—	0.5	V
	V _{IL21} ②	TTL2模式 PA1.1~PA1.2 V _{DD} = 3.0V	—	—	0.4	V
输出高电压	V _{OH} ①	I _{OH} = -15mA, V _{DD} = 5V	V _{DD} - 1.0	—	—	V
输出低电压	V _{OL1} ①	I _{OL1} = 15mA, V _{DD} = 5V (所有端口)	—	—	1	V

	$V_{OL2}^{①}$	$I_{OL2} = 120\text{mA}$, $V_{DD} = 5\text{V}$ (PA0.2, PB0.2, PB0.3, PC0.0, PC0.1, PA1.3 ~ PA1.5强下拉驱动 模式)	—	—	1	V
高输入漏电流	$I_{LIH}^{①}$	所有端口, $V_{IN} = V_{DD}$	—	—	1	μA
低输入漏电流	$I_{LIL}^{①}$	所有端口, $V_{IN} = 0$	—	—	-1	μA
上拉电阻	$R_{PU}^{①}$	$V_{DD} = 5\text{V}$, $V_{IN} = 0\text{V}$	25	50	75	$\text{k}\Omega$
下拉电阻	$R_{PD}^{①}$	$V_{DD} = 5\text{V}$, $V_{IN} = 5\text{V}$	25	50	75	$\text{k}\Omega$

3.4.1 ($V_{DD} - V_{OH}$)^② @ $V_{DD} = 5.0\text{ V}$

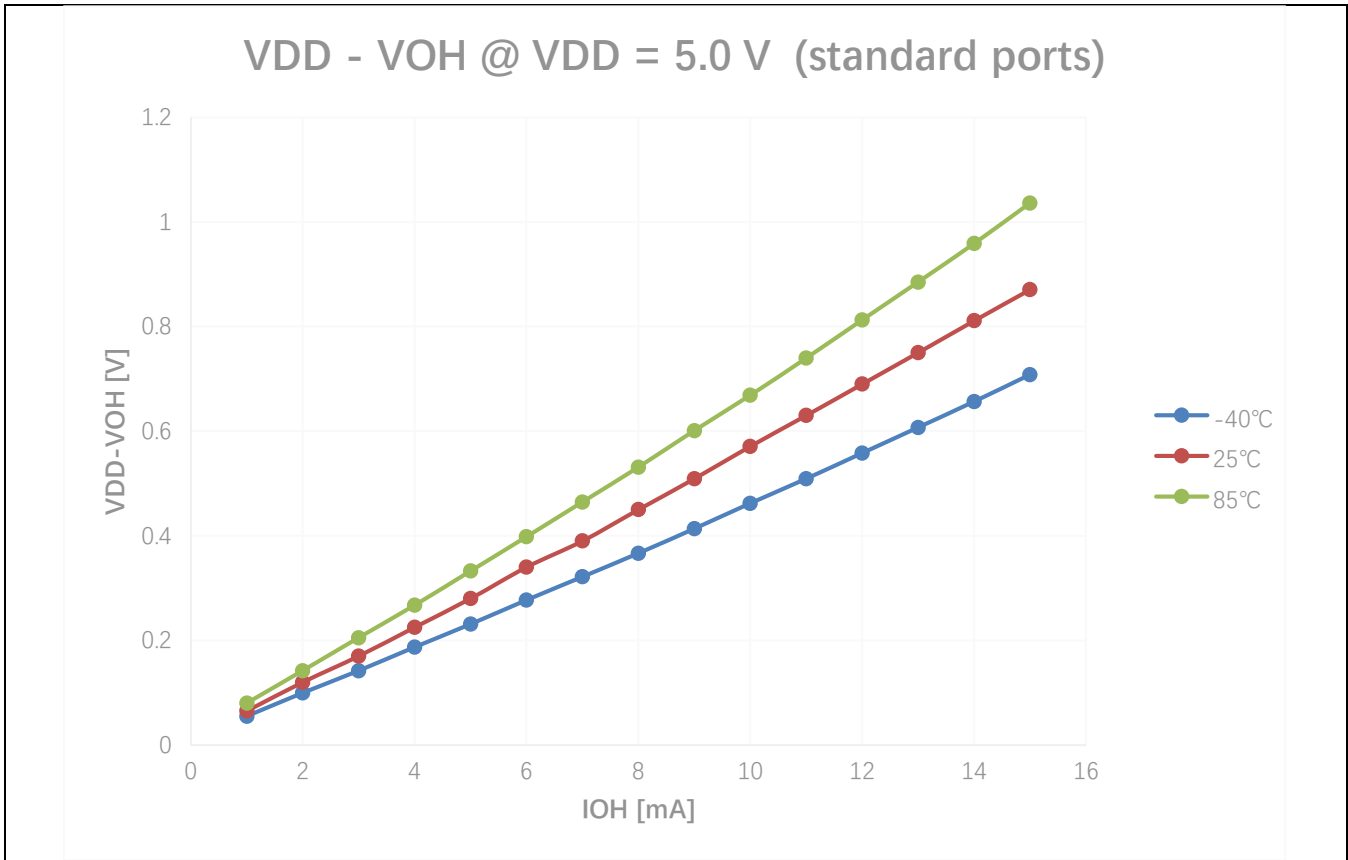


Figure 3-1 ($V_{DD} - V_{OH}$)温度曲线

3.4.2 VOL^② @ VDD = 5.0 V (standard ports)

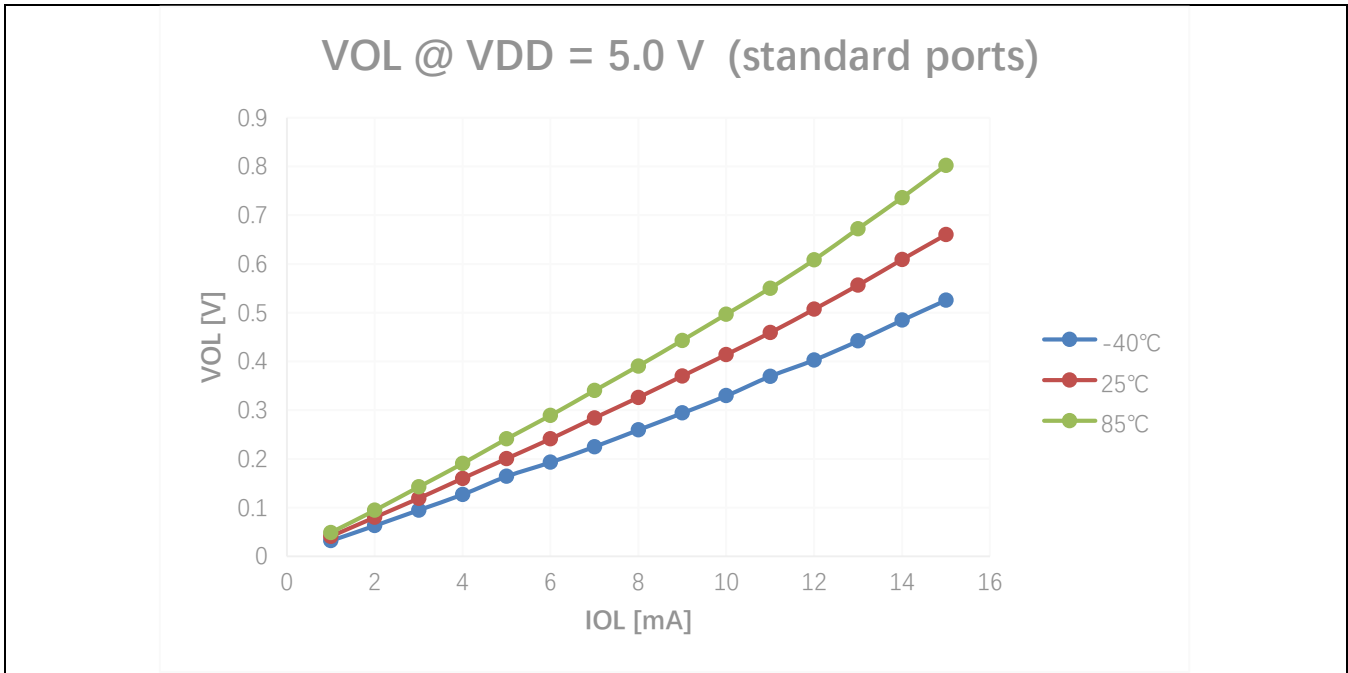


Figure 3-2 VOL(standard ports)温度曲线

3.4.3 VOL^② @ VDD = 5.0 V (highsink ports)

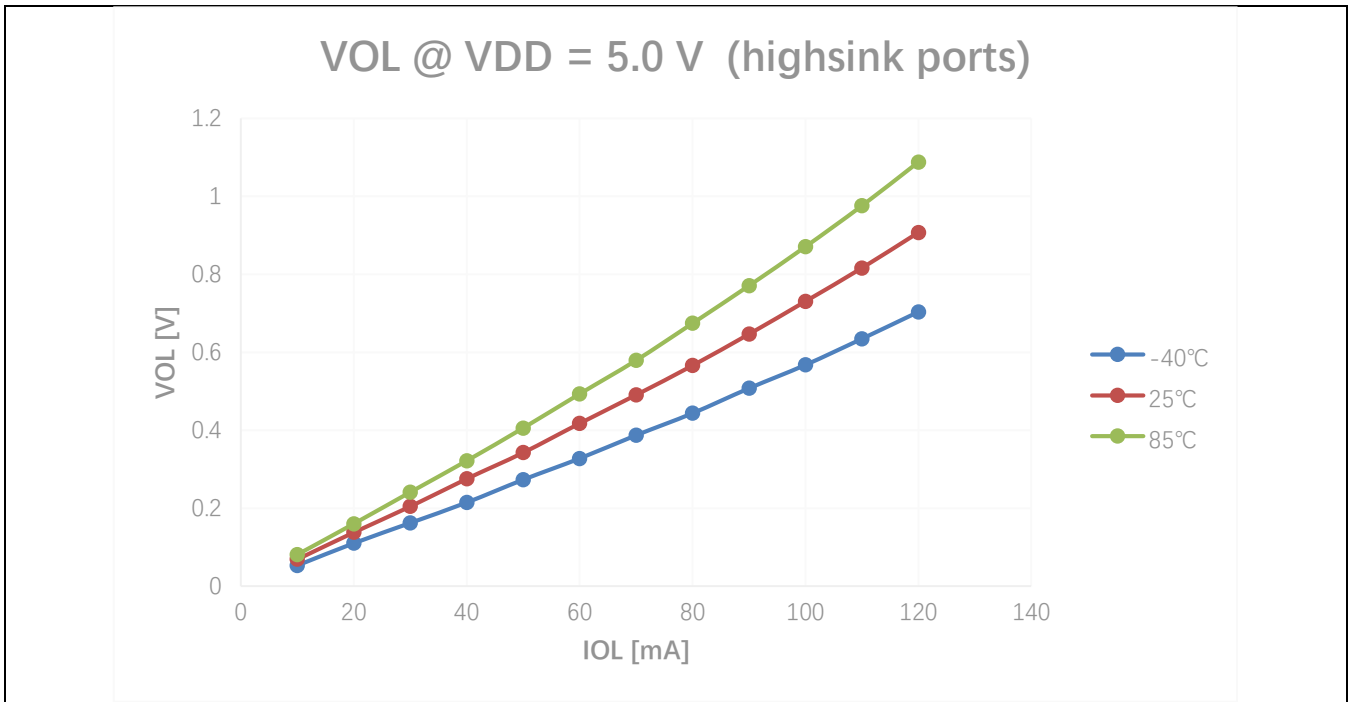


Figure 3-3 VOL(highsink ports)温度曲线

3.5 I/O 端口交流特性

Table 3-4 I/O 端口交流特性

(T_A = -40 to 85°C, V_{DD} = 1.8V to 5.5V)

参数	符号	条件	最小值	典型值	最大值	单位
输入最大频率	IOF _{IN} ^②	所有端口		10		MHz
输出最大频率	IOF _{OUT} ^②	所有端口		10		MHz

3.6 输入复位特性

Table 3-5 输入复位特性

($T_A = -40$ to 85°C , $V_{DD} = 1.8\text{V}$ to 5.5V)

参数	符号	条件	最小值	典型值	最大值	单位
最小低压脉宽	$T_{NRST}^{②}$	-	100	300	500	nS
nRESET 迟滞电压	$V_{hyst}^{②}$	上升/下降		1		V

NOTE: 输入复位信号的滤波器宽度为 100ns 至 500 ns。
如果输入复位信号宽度低于 100ns 将被认为无效信号（不复位）。
如果输入复位信号宽度高于 500ns 将被认为有效信号（复位）。

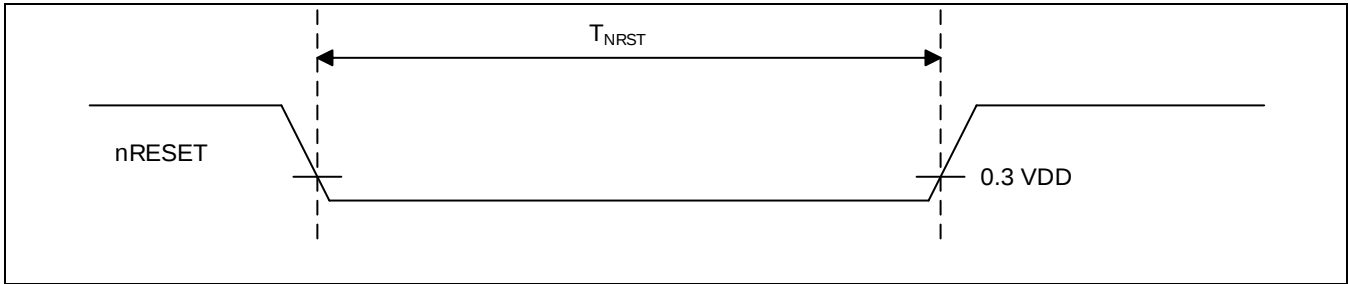


Figure 3-4 nRESET 输入时序

3.7 上电复位特性

Table 3-6 上电复位特性

($T_A = -40$ to 85°C , $V_{DD} = 1.8\text{V}$ to 5.5V)

参数	符号	条件	最小值	典型值	最大值	单位
上电电源变化速率	$SR_{VDD}^{\textcircled{3}}$	-	0.1	-	-	V/mS

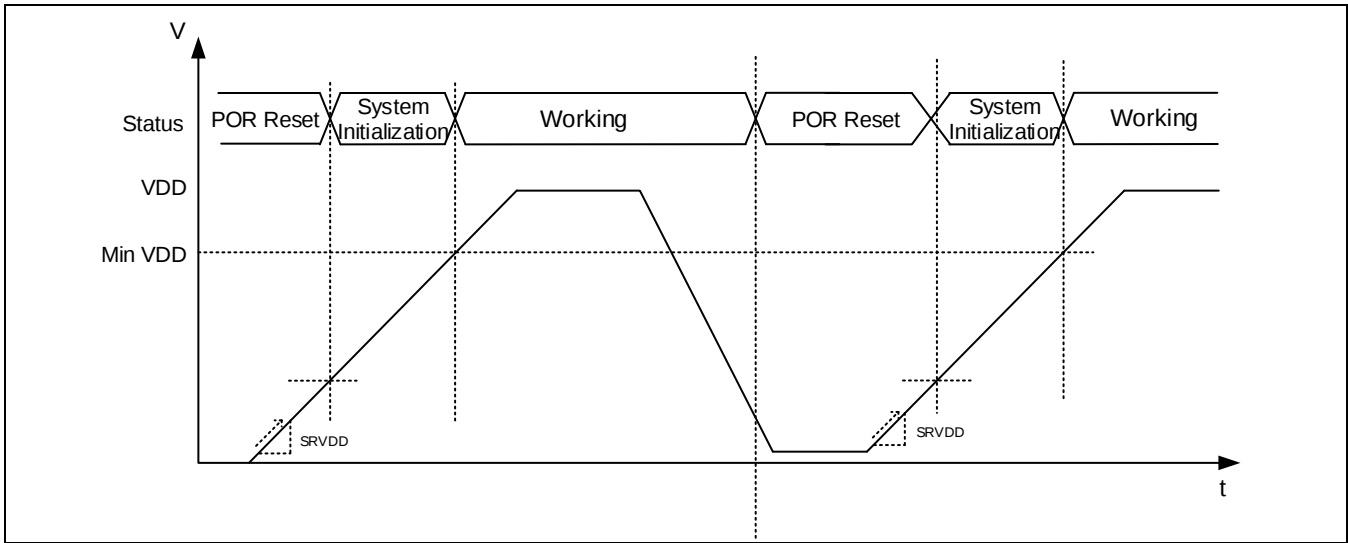


Figure 3-5 上电和掉电示意图

3.8 外部中断输入特性

Table 3-7 外部中断输入特性

($T_A = -40$ to 85°C , $V_{DD} = 1.8\text{V}$ to 5.5V)

参数	符号	条件	最小值	典型值	最大值	单位
中断输入高脉宽	$t_{INTH}^{②}$	$V_{DD} = 5.0\text{V}$	15	30	45	nS
中断输入低脉宽	$t_{INTL}^{②}$	$V_{DD} = 5.0\text{V}$	15	30	45	nS

NOTE: 输入中断信号的滤波器宽度为 15ns 至 45 ns。
如果输入中断信号宽度低于 15ns 将被认为无效信号。
如果输入中断信号宽度高于 45ns 将被认为有效信号。

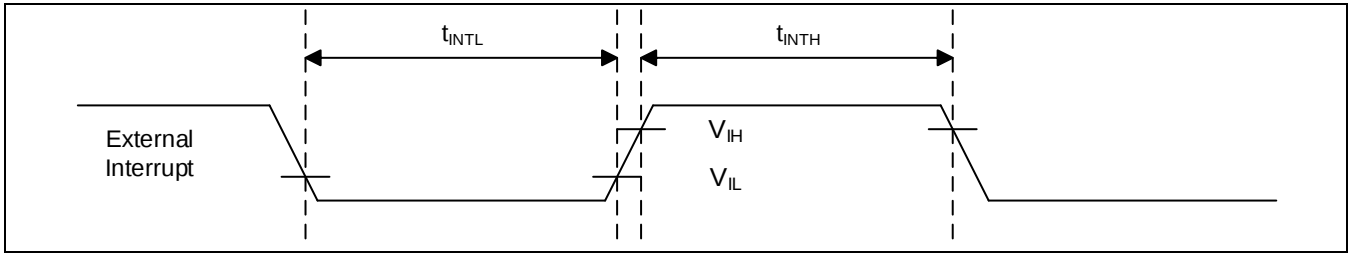


Figure 3-6 外部中断输入时序

3.9 振荡器特性

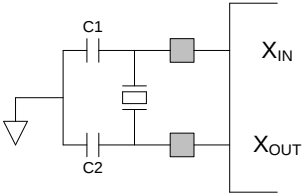
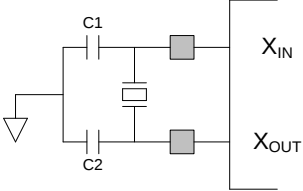
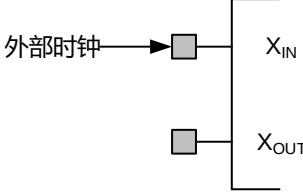
系统中包括四种振荡器：

- 外部主振荡器
- 内部主振荡器
- 内部高速振荡器
- 内部副振荡器

3.9.1 外部主振荡器

Table 3-8 外部主振荡器特性

(T_A = -40 to 85°C, V_{DD} = 1.8V to 5.5V)

参数	符号	条件	最小值	典型值	最大值	单位
振荡器频率	F _{EMOSC} ^③	-	0.4	-	24	Mhz
内部反馈电阻	R _{FD} ^③	XIN 端口	2	4	10	MΩ
稳定时间	T _{STA} ^③	-	-	20	-	ms
外接晶振（普通模式）	— ^③		0.4	-	24	MHz
外接晶振（低频模式）	— ^③			32.768		KHz
外部时钟	— ^③		0.4	-	24	MHz

3.9.2 内部主振荡器特性

Table 3-9 内部主振荡器特性

($T_A = -40$ to 85°C , $V_{DD} = 1.8\text{V}$ to 5.5V)

参数	符号	条件	最小值	典型值	最大值	单位
振荡器频率	$F_{IMOSC0}^{①}$	IM0	—	5.556	—	MHz
	$F_{IMOSC1}^{①}$	IM1	—	4.194	—	MHz
	$F_{IMOSC2}^{①}$	IM2	—	2.097	—	MHz
	$F_{IMOSC3}^{①}$	IM3	—	131.072	—	KHz
占空比	$T_{OD}^{②}$	—	40	50	60	%
校准后精度	$T_{ACC}^{①}$	$T_A = 25^\circ\text{C}$	-1	—	+1	%
	$T_{ACC}^{①}$	IM0 $T_A = -40$ to 85°C	-6	—	4	%
		IM1 $T_A = -40$ to 85°C	-6	—	4	%
		IM2 $T_A = -40$ to 85°C	-6	—	3	%
		IM3 $T_A = -40$ to 85°C	-10	—	6	%
稳定时间	$T_{STA}^{③}$	电源电压达到最低工作值后	—	—	10	Clk

3.9.2.1 IM0/1频率温度曲线

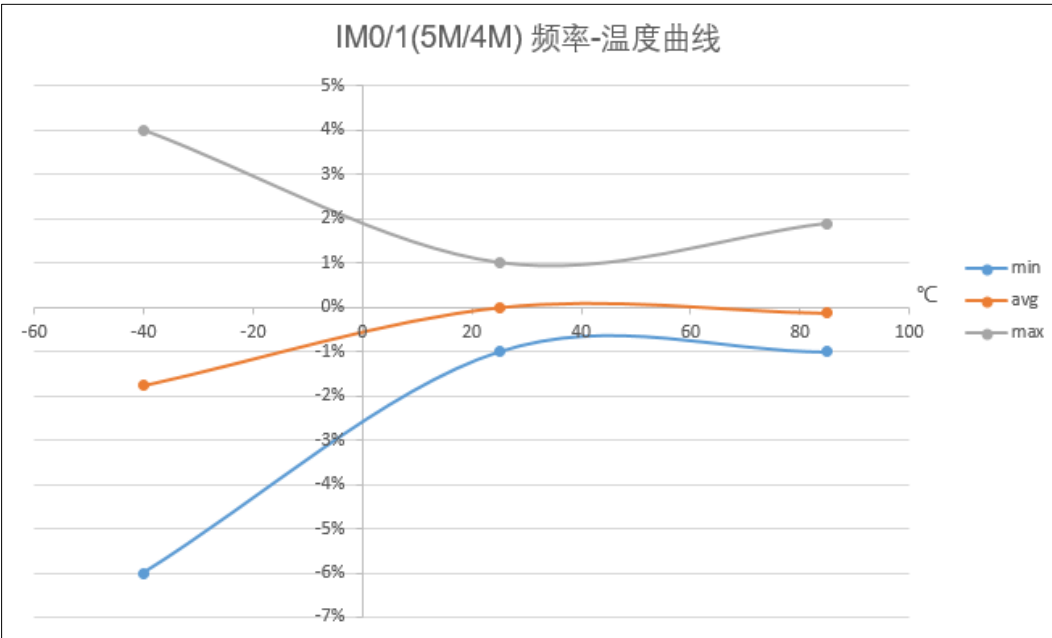


Figure 3-7 IM0/1频率-温度曲线

3.9.2.2 IM2频率温度曲线

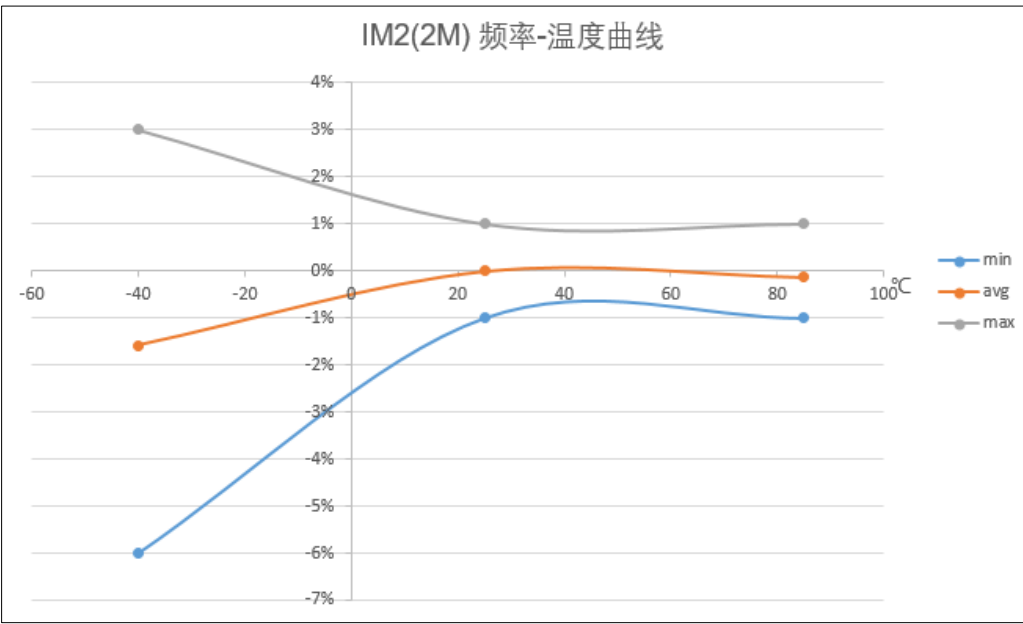


Figure 3-8 IM2频率-温度曲线

3.9.2.3 IM3频率温度曲线

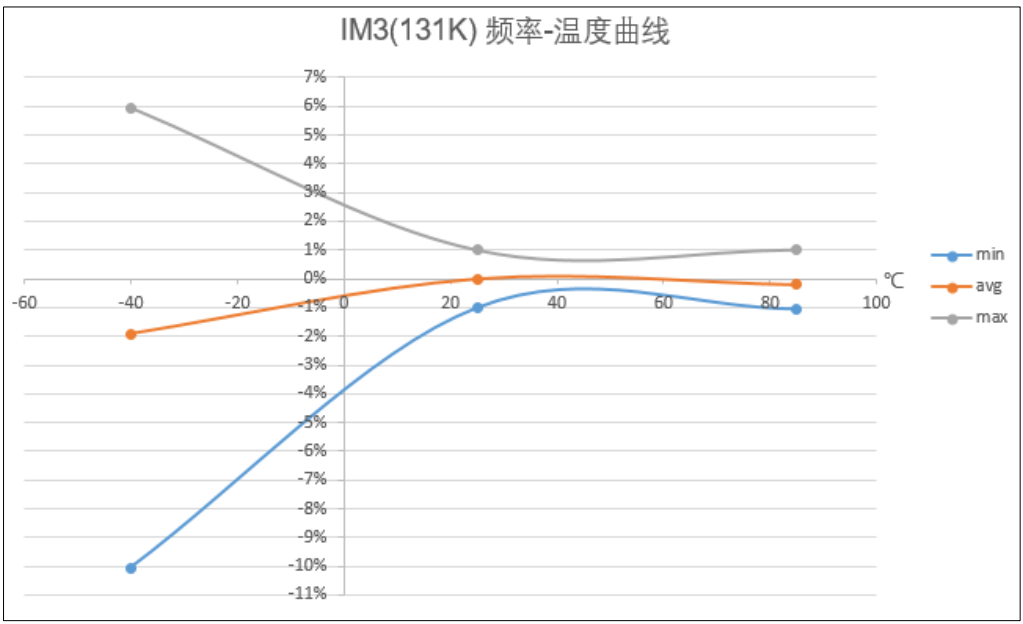


Figure 3-9 IM3频率-温度曲线

3.9.3 内部高速振荡器特性

Table 3-10 内部高速振荡器特性

($T_A = -40$ to 85°C , $V_{DD} = 1.8\text{V}$ to 5.5V)

参数	符号	条件	最小值	典型值	最大值	单位
振荡器频率	$F_{\text{HFOSC}}^{\text{①}}$	—	—	48	—	Mhz
占空比	$T_{\text{OD}}^{\text{②}}$	—	40	50	60	%
校准后精度	$T_{\text{ACC}}^{\text{①}}$	$T_A = 25^{\circ}\text{C}$	-1	—	+1	%
	$T_{\text{ACC}}^{\text{①}}$	$T_A = -40$ to 85°C	-6	—	5	%
稳定时间	$T_{\text{STA}}^{\text{③}}$	电源电压达到最低工作值后	—	—	10	Clk

3.9.3.1 HFOSC频率温度曲线

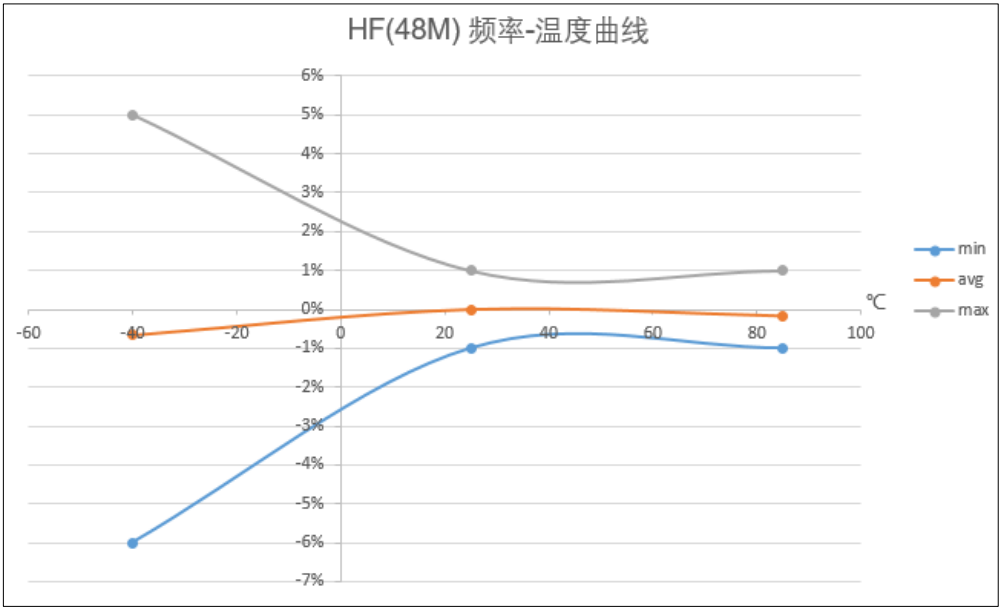


Figure 3-10 HFOSC频率-温度曲线

3.9.4 内部副振荡器特性

Table 3-11 内部副振荡器特性

(T_A = -40 to 85°C, V_{DD} = 1.8V to 5.5V)

参数	符号	条件	最小值	典型值	最大值	单位
振荡器频率	F _{ISOSC} ^①	—	—	27	—	KHz
占空比	T _{OD} ^②	—	40	50	60	%
校准后精度	T _{ACC} ^①	T _A = 25°C	-1	—	+1	%
	T _{ACC} ^①	T _A = -40 to 85°C	-14	—	4	%
稳定时间	T _{STA} ^③	电源电压达到最低工作值后	—	—	10	Clk

3.9.4.1 ISOSC频率温度曲线

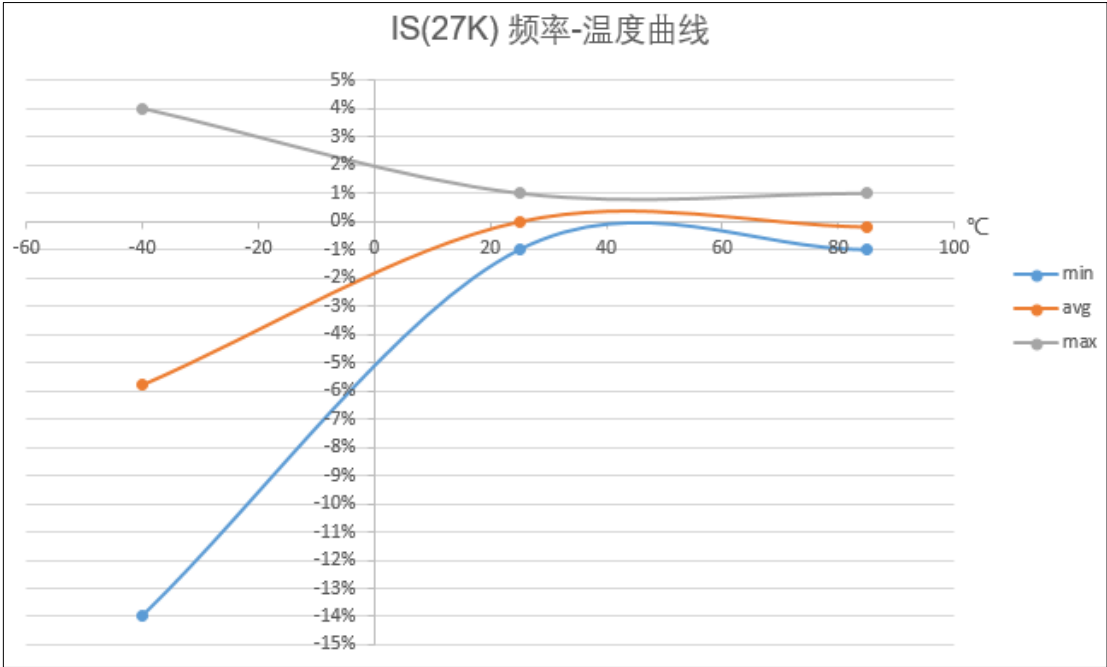


Figure 3-11 ISOSC频率-温度曲线

3.10 工作电流

Table 3-12 工作电流

(T_A = -40 to 85°C, V_{DD} = 1.8V to 5.5V)

参数	符号	模式	条件	V _{DD}	最小值	典型值	最大值	单位
工作 电流	I _{DD10} ^②	Run 正常工作	T _A = 25℃ SYSCLK = 48MHz	5V	—	4.6	—	mA
				3.3V	—	4.5	—	
	I _{DD11} ^②		T _A = 25℃ SYSCLK = 5.556MHz	5V	—	1.4	—	
				3.3V	—	1.3	—	
	I _{DD12} ^②		T _A = 25℃ SYSCLK = 131KHz	5V	—	0.4	—	
				3.3V	—	0.3	—	
	I _{DD13} ^②		T _A = 25℃ SYSCLK = 131KHz Enable Low Power Mode (SYSCON_OPT1:EFL_LPMD=1)	5V	—	0.4	—	
				3.3V	—	0.3	—	
	I _{DD20} ^②	Sleep CPU时钟 关闭	T _A = 25℃ SYSCLK = 48MHz	5V	—	1.1	—	mA
				3.3V	—	1.1	—	
	I _{DD21} ^②		T _A = 25℃ SYSCLK = 5.556MHz	5V	—	0.2	—	
				3.3V	—	0.2	—	
	I _{DD22} ^②		T _A = 25℃ SYSCLK = 131KHz	5V	—	0.1	—	
				3.3V	—	0.1	—	
	I _{DD30} ^①	DeepSleep 所有时钟 及模拟模 块关闭	T _A = -40℃	5V	—	3	10	uA
	I _{DD31} ^①		T _A = 25℃	5V	—	7	12	
	I _{DD32} ^①		T _A = 85℃	5V	—	82	160	
	I _{DD33} ^②		T _A = -40℃	3.3V	—	2	—	
	I _{DD34} ^②		T _A = 25℃	3.3V	—	6	—	
	I _{DD35} ^②		T _A = 85℃	3.3V	—	78	—	
	I _{DD36} ^②		T _A = 25℃ IWDT作为唤醒源, 且 DSL_CFG = 0x03	5V	—	67	—	

NOTE: 工作电流不包括 I/O 端口的上拉、下拉电流。

3.11 低压复位监测特性

Table 3-13 低压复位检测特性

(T_A = -40 to 85°C, V_{DD} = 1.8V to 5.5V)

参数	符号	条件	最小值	典型值	最大值	单位
低压复位电压 (V _{DD} 下降沿)	V _{thrf0} ^①	Normal Run/SLEEP MODE Or DEEPSLEEP Mode with BGR enabled	1.8	1.9	2.0	5V
	V _{thrf1} ^①		2.1	2.2	2.3	
	V _{thrf2} ^①		2.4	2.5	2.6	
	V _{thrf3} ^①		2.7	2.8	2.9	
	V _{thrf4} ^①		2.95	3.1	3.25	
	V _{thrf5} ^①		3.25	3.4	3.55	
	V _{thrf6} ^①		3.55	3.7	3.85	
	V _{thrf7} ^①		3.85	4.0	4.15	
低压监测电压 (V _{DD} 下降沿)	V _{thdf0} ^①	Normal Run/SLEEP MODE Or DEEPSLEEP Mode with BGR enabled	2.0	2.1	2.2	
	V _{thdf1} ^①		2.3	2.4	2.5	
	V _{thdf2} ^①		2.6	2.7	2.8	
	V _{thdf3} ^①		2.85	3.0	3.15	
	V _{thdf4} ^①		3.15	3.3	3.45	
	V _{thdf5} ^①		3.45	3.6	3.75	
	V _{thdf6} ^①		3.75	3.9	4.05	
	V _{thdf7} ^①		0.9	1.0 (LVDIN)	1.1	
迟滞电压	ΔV _{LVD} ^①	—	—	200	—	mV
迟滞电压	ΔV _{LVR} ^①	—	—	200	—	mV
工作电流	I _{CC} ^②	—	—	9	—	uA
关断电流	I _{PD} ^②	—	—	0.1	—	uA

当芯片工作于DEEPSLEEP模式时, V_{thrf} 和V_{thdf} 会偏移Normal Run或SLEEP 模式下 的90%左右。

①:当芯片工作于DEEPSLEEP模式时, 该档位将不可用

3.12 12位模/数转换器特性

Table 3-14 12位模/数转换器特性

(T_A = -40 to 85°C, V_{DD} = 1.8V to 5.5V)

参数	符号	条件	最小值	典型值	最大值	单位
精度	—	—	—	12	—	Bit
工作电压	V _{ADC} ^{②(1)}	—	1.8	5	5.5	V
基准参考电压	V _{REF} ^②	V _{REF} < V _{ADC}	2	5	5.5	V
输入电压范围	V _{AIN} ^②	—	0	—	V _{REF}	V
转换速率	F _S ^②	—	—	—	1	MHz
微分非线性	DNL ^③	F _S = 0.5MHz V _{ADC} = 5V	—	-	±2.0	LSB
积分非线性	INL ^③		—	-	±4.0	
偏移误差	TOPOFF ^①		—	-	±10.0	
	BOTOFF ^①		—	-	±10.0	
工作电流	I _{OP} ^②	—	—	1	—	mA
关断电流	I _{PD} ^③	—	—	1	—	μA
ADC时钟频率	F _{ADC} ^②	—			24	MHz
ADC转换周期	T _{conv} ^②	T _{sample} = 8		24		T _{ADC}
外部输入阻抗	R _{AIN} ^{②(2)}	F _{ADC} = 1MHz V _{ADC} = 5V T _{sample} = 8			50	K

NOTE:

(1) 低压工作时，ADC 速度受到限制。1.8V 工作时，ADC 时钟频率应小于 500KHz。

(2) ADC 的输入阻抗和 ADC 的工作时钟频率以及采样周期数有关。C_{ADC} 为内部采样保持电容，该电容的充电时间需要满足 TC=10 × (R_{ADC}+R_{AIN}) × C_{ADC}。其中 R_{ADC} 为采样开关电阻，最大值 1K；C_{ADC} 为内部采样保持电容，最大值 5pF。

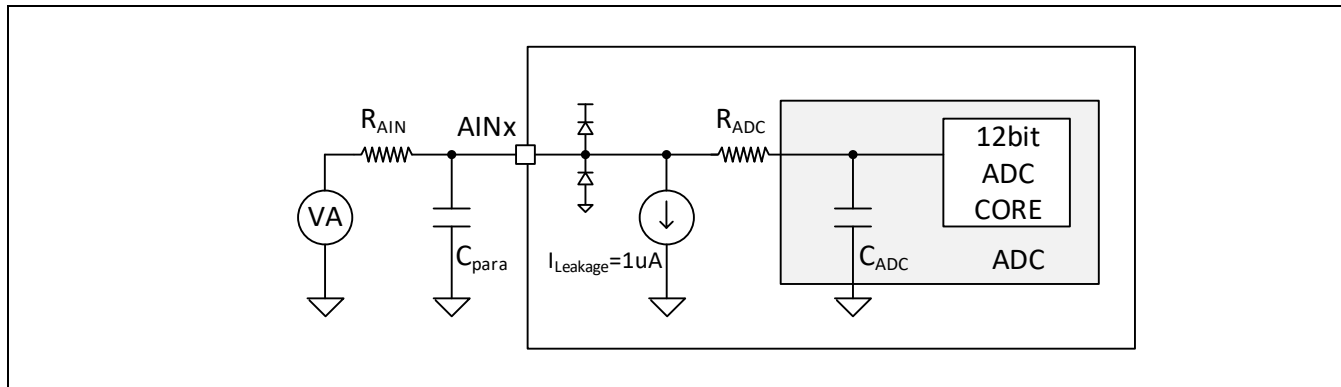


Figure 3-12 ADC采样连接图

3.13 运算放大器特性

Table 3-15 运算放大器特性

(T_A = -40 to 85°C, V_{DD} = 3V to 5.5V)

参数	符号	条件	最小值	典型值	最大值	单位
工作电压	V _{AMP} ^②	—	3.0	5	5.5	V
输入失调电压	V _{OFF} ^①	—	—	1	3	mV
输入共模电压	V _{ICM} ^②	—	0	—	V _{DD} - 1.5	V
转换速率	SR ^②	—	5	10	—	V/us
输出电压范围	V _{OUT} ^②	—	0.2	—	V _{DD} - 0.2	V
输出电流	I _{OUT} ^②	V _{DD} = 5V 1V < V _{OUT} < 4V	10	—	—	mA
增益带宽积	GBW ^③	—	2	5		MHz
开环增益	GA _{OPEN} ^③	—		80		dB

3.14 比较器特性

Table 3-16 比较器特性

($T_A = -40$ to 85°C , $V_{DD} = 2.4\text{V}$ to 5.5V)

参数	符号	条件	最小值	典型值	最大值	单位
输入失调电压	$V_{OFF}^{(2)}$	—	—	1	3	mV
输入共模电压	$V_{ICM}^{(2)}$	—	0	—	$V_{DD} - 1.5$	V
响应时间	$T_{RESP0}^{(3)}$	差分输入10mV		140		nS
	$T_{RESP1}^{(3)}$	差分输入100mV		70		
迟滞电压	$V_{HYST0}^{(2)}$	模式0	-3	0	3	mV
	$V_{HYST1}^{(2)}$	模式1	5	10	15	
	$V_{HYST2}^{(2)}$	模式2	10	20	30	
	$V_{HYST3}^{(2)}$	模式3	17.5	35	52.5	
	$V_{HYST4}^{(2)}$	模式4	22.5	45	67.5	
	$V_{HYST5}^{(2)}$	模式5	30	60	90	
	$V_{HYST6}^{(2)}$	模式6	40	80	120	
	$V_{HYST7}^{(2)}$	模式7	50	100	150	
步进误差	$STEP0^{(1)}$	VOL_REF 为 $0.7 V_{DD}$	$-0.011 V_{DD}$	—	$0.011 V_{DD}$	V
	$STEP1^{(1)}$	VOL_REF 为 3.5V	-0.05556	—	0.05556	

NOTE: 1) 该响应时间为比较器本体响应时间，如开启后续数字滤波器，需要增加数字滤波器延迟，参考使用手册十八章节.比较器。

3.15 内部固定参考电压特性

Table 3-17 内部固定参考电压源特性

($T_A = -40$ to 85°C , $V_{DD} = 1.8\text{V}$ to 5.5V)

参数	符号	条件	最小值	典型值	最大值	单位
低参考电压	$\text{FVR}_L^{\text{①}}$	$V_{DD} > 2.5\text{V}$	—	2.048	—	V
高参考电压	$\text{FVR}_H^{\text{①}}$	$V_{DD} > 4.5\text{V}$	—	4.096	—	V
低参考电压精度	$V_{\text{accl}0}^{\text{①}}$	$V_{DD} > 2.5\text{V}$ $T_A = 25^{\circ}\text{C}$	-1	—	1	%
	$V_{\text{accl}1}^{\text{①}}$	$V_{DD} > 2.5\text{V}$ $T_A = -40$ to 85°C	-2	—	2	%
高参考电压精度	$V_{\text{acch}0}^{\text{①}}$	$V_{DD} > 4.5\text{V}$ $T_A = 25^{\circ}\text{C}$	-1	—	1	%
	$V_{\text{acch}1}^{\text{①}}$	$V_{DD} > 4.5\text{V}$ $T_A = -40$ to 85°C	-2	—	2	%

3.15.1.1 FVR电压温度曲线

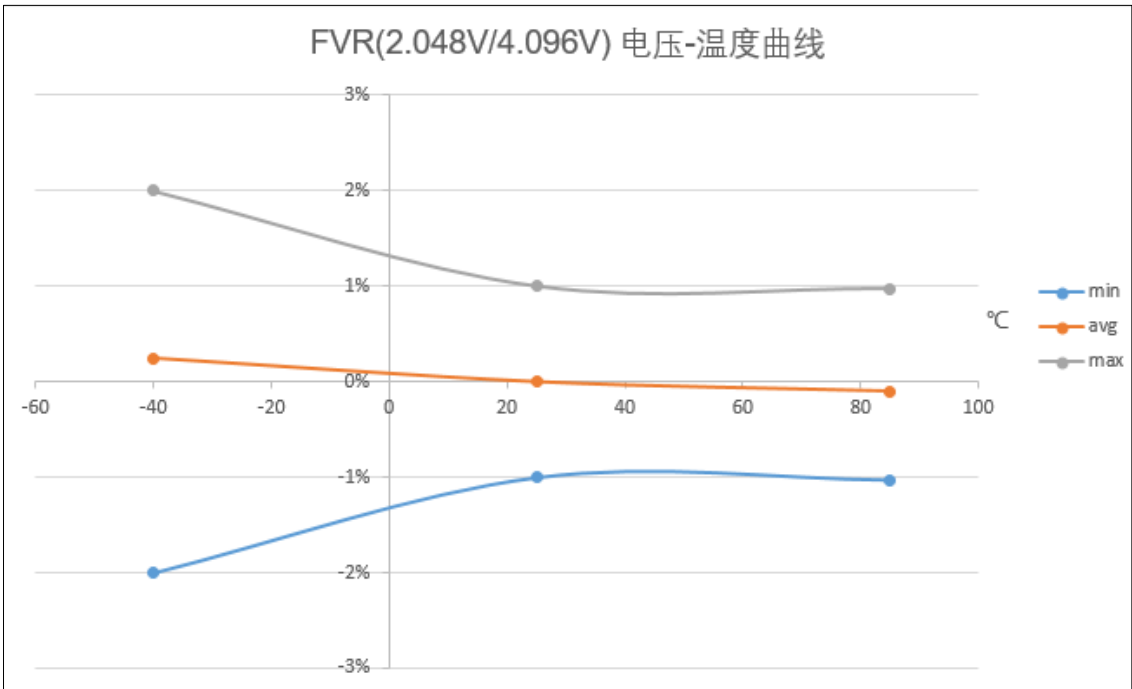


Figure 3-13 FVR电压-温度曲线

3.16 内部INTVREF参考电压特性

Table 3-18 内部INTVREF参考电压源特性

($T_A = -40$ to 85°C , $V_{DD} = 1.8\text{V}$ to 5.5V)

参数	符号	条件	最小值	典型值	最大值	单位
INTVREF参考电压	$V_{\text{INTVREF}}^{(2)}$	-	-	1	-	V
INTVREF精度	$V_{\text{acc0}}^{(2)}$	$T_A = 25^{\circ}\text{C}$	-1	-	1	%
	$V_{\text{acc1}}^{(2)}$	$T_A = -40$ to 85°C	-2	-	2	%

3.16.1.1 INTVREF电压温度曲线

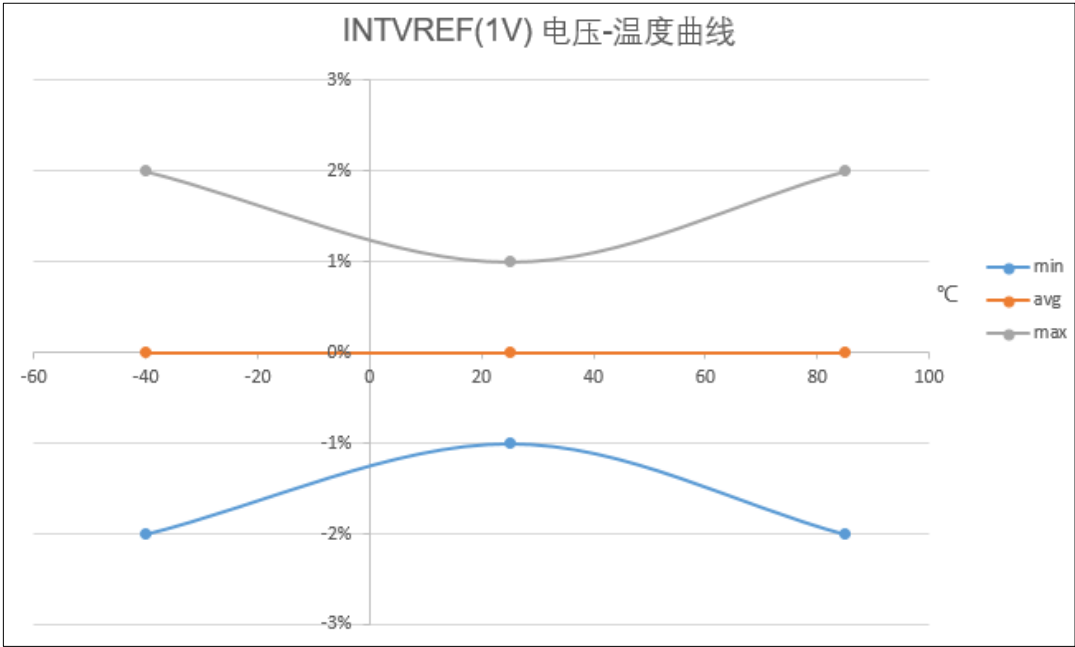


Figure 3-14 INTVREF电压-温度曲线

3.17 存储器特性

Table 3-19 RAM和寄存器的特性

($T_A = -40$ to 85°C , $V_{DD} = 1.8\text{V}$ to 5.5V)

参数	符号	条件	最小值	典型值	最大值	单位
数据保持电压	$V_{DDDR}^{(1)}$	深睡眠模式	0.8	—	V_{DD}	V

NOTE: 1) 保证 RAM 中的数据不丢失的最低电压值（深睡眠模式下），或者是保持寄存器的状态的最低电压值（深睡眠模式下）。由设计保证，不在量产中测试。

Table 3-20 FLASH内存的特性

($T_A = -40$ to 85°C , $V_{DD} = 1.8\text{V}$ to 5.5V)

参数	符号	条件	最小值	典型值	最大值	单位
编程单元	F_{WSIZE}	—	—	4	—	Byte
页面大小	F_{PSIZE}	—	—	256	—	Byte
	F_{DSIZE}	—	—	64	—	Byte
编程时间（1Word）	$F_{tprog}^{(8)}$	—	20	—	—	us
页擦除时间	$F_{tpera}^{(8)}$	—	2	—	—	ms
全芯片擦除时间	$F_{tmera}^{(8)}$	—	10	—	—	ms
PFLASH擦写次数	$F_{pfnwe}^{(2)}$	单一page	100,000	—	—	Times
PFLASH总高压次数 ⁽¹⁾	$F_{pftnwe}^{(2)}$	—	—	—	2,000,000	Times
DFLASH擦写次数	$F_{dfnwe}^{(2)}$	单一page	100,000	—	—	Times
DFLASH总高压次数 ⁽¹⁾	$F_{dftnwe}^{(2)}$	—	—	—	2,000,000	Times
数据保持时间	$F_{tdr}^{(8)}$	—	10	—	—	Years
功耗（编程或擦除时）	$F_{idd}^{(8)}$	—	—	—	5	mA

NOTE:

(1) 一个page擦写一次算一次

3.18 静电防护（ESD）特性

Table 3-21 静电防护特性

参数	符号	模型	最小值	典型值	最大值	单位
静电防护耐压	V _{ESD}	HBM ^①	4000	—	—	V
		MM ^①	200	—	—	V
		CDM ^①	500	—	—	V

4

封装尺寸

4.1 APT32F171支持封装类型

LQFP32

QFN32

SOP28

SSOP24

SOP20

4.2 LQFP32

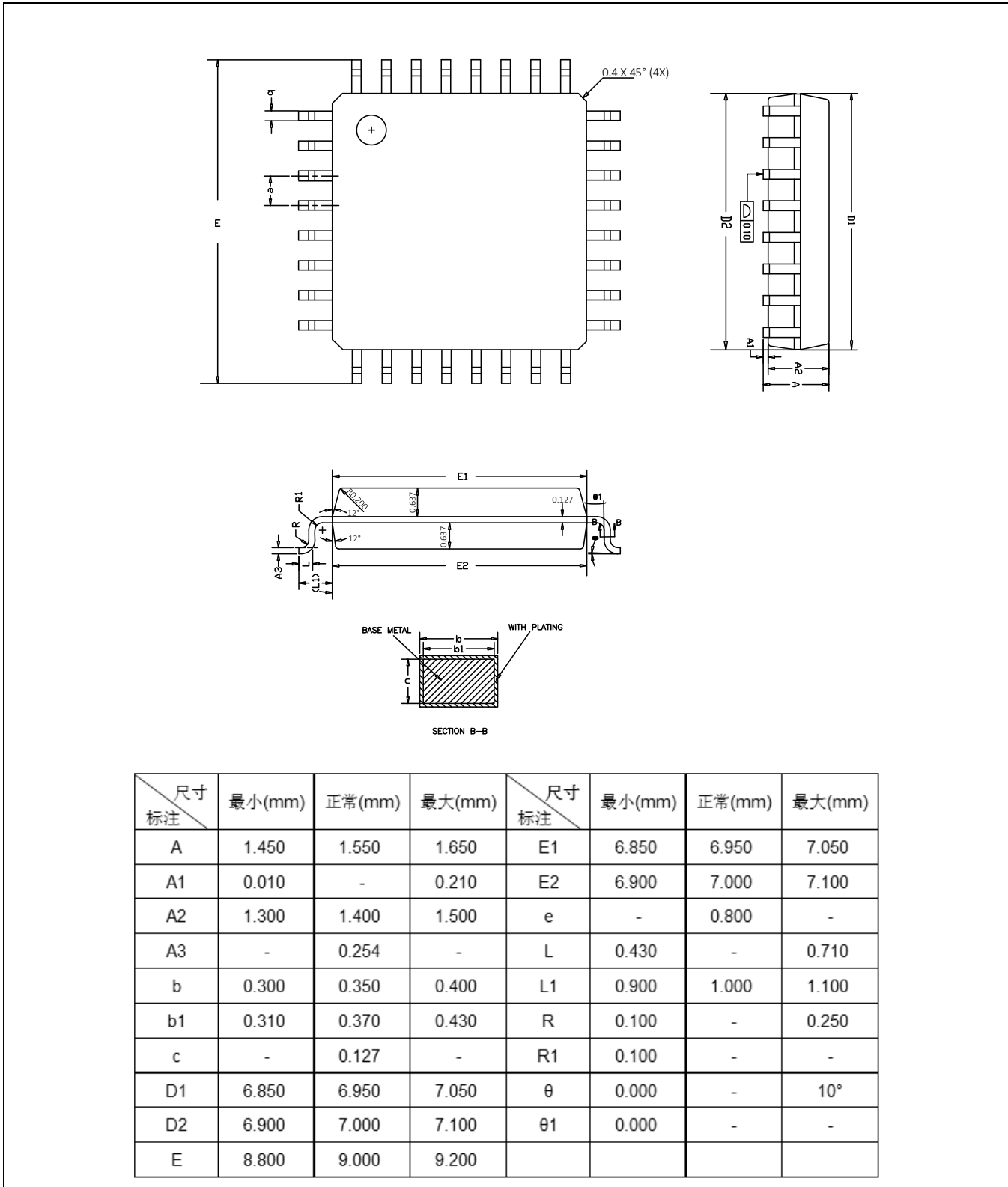


Figure 4-1 LQFP32 (0.8mm) 封装尺寸

4.3 QFN32

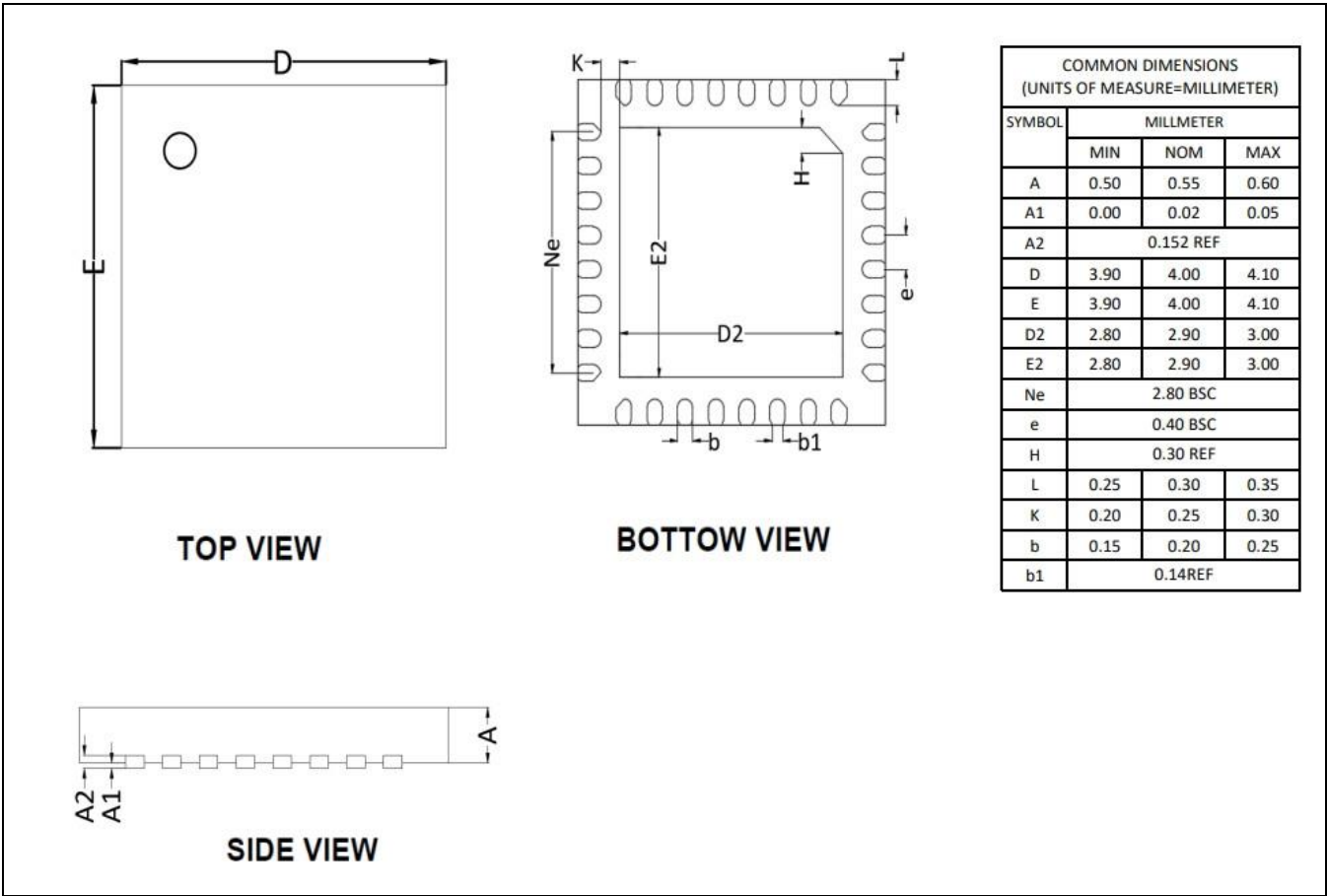


Figure 4-2 QFN32 (0.4mm)封装尺寸

4.4 SOP28

- “D2”不包括模具毛边，突起或浇口毛刺，导致的误差每边不超过0.15mm
- “E2”尺寸不包括除胶后的塑封体残留或突起，导致的误差每边不超过0.25mm

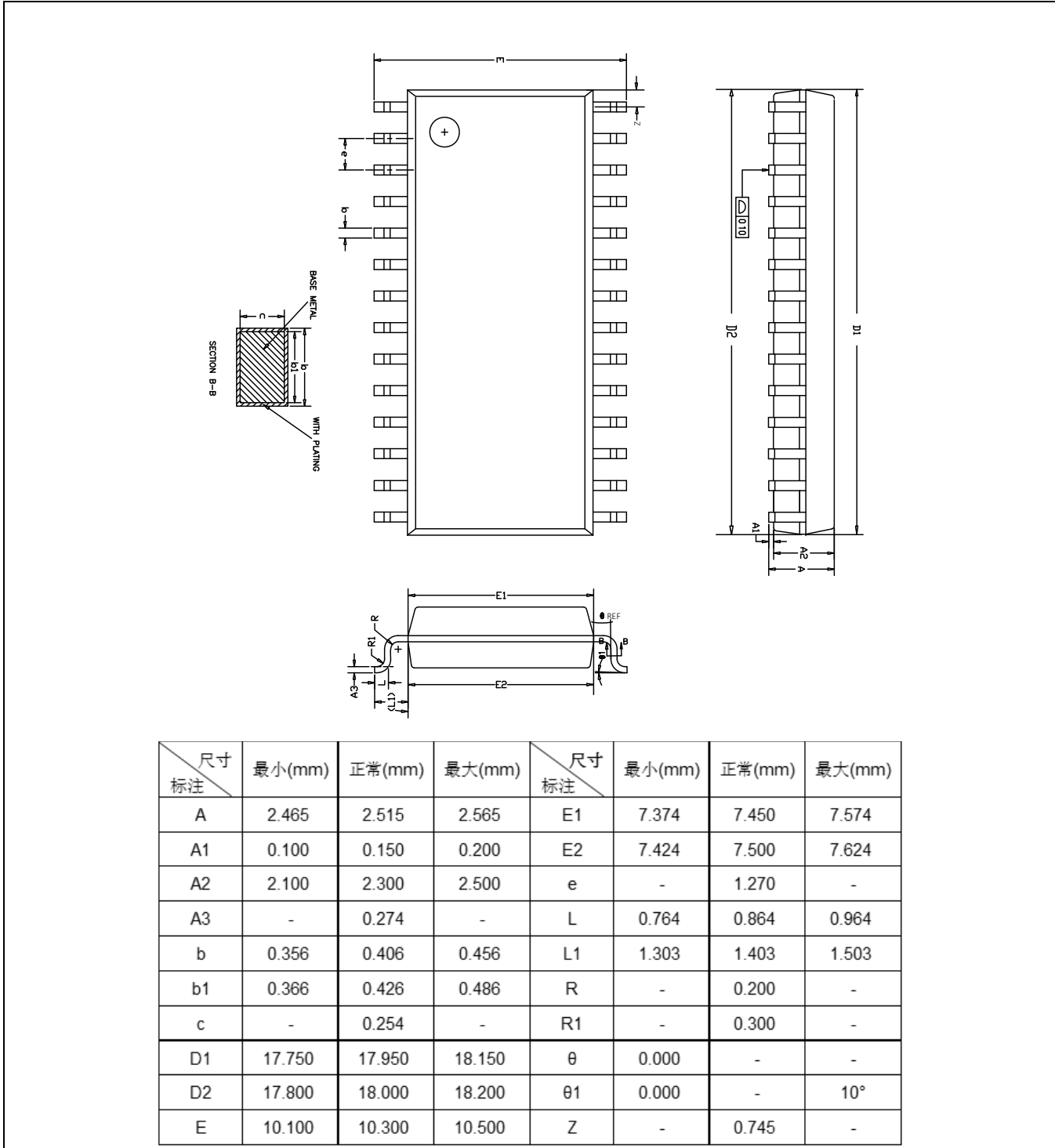


Figure 4-3 SOP28 (1.27mm) 封装尺寸

4.5 SSOP24

- “A”不包括模具毛边，突起或浇口毛刺，导致的误差每边不超过0.15mm
- “B”尺寸不包括除胶后的塑封体残留或突起，导致的误差每边不超过0.25mm

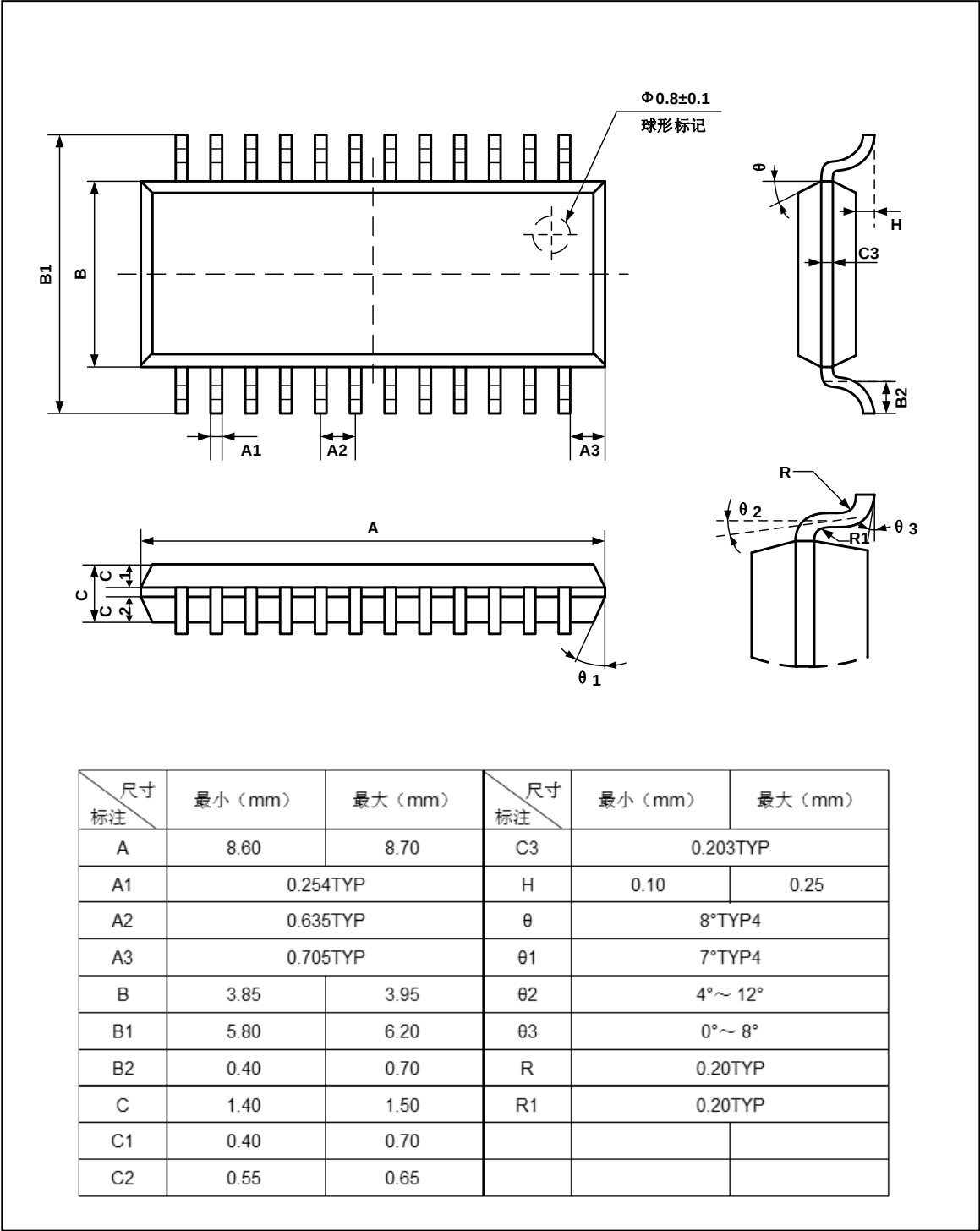


Figure 4-4 SSOP24 (0.635mm) 封装尺寸

4.6 SOP20

- “A”不包括模具毛边，突起或浇口毛刺，导致的误差每边不超过0.15mm
- “B”尺寸不包括除胶后的塑封体残留或突起，导致的误差每边不超过0.25mm

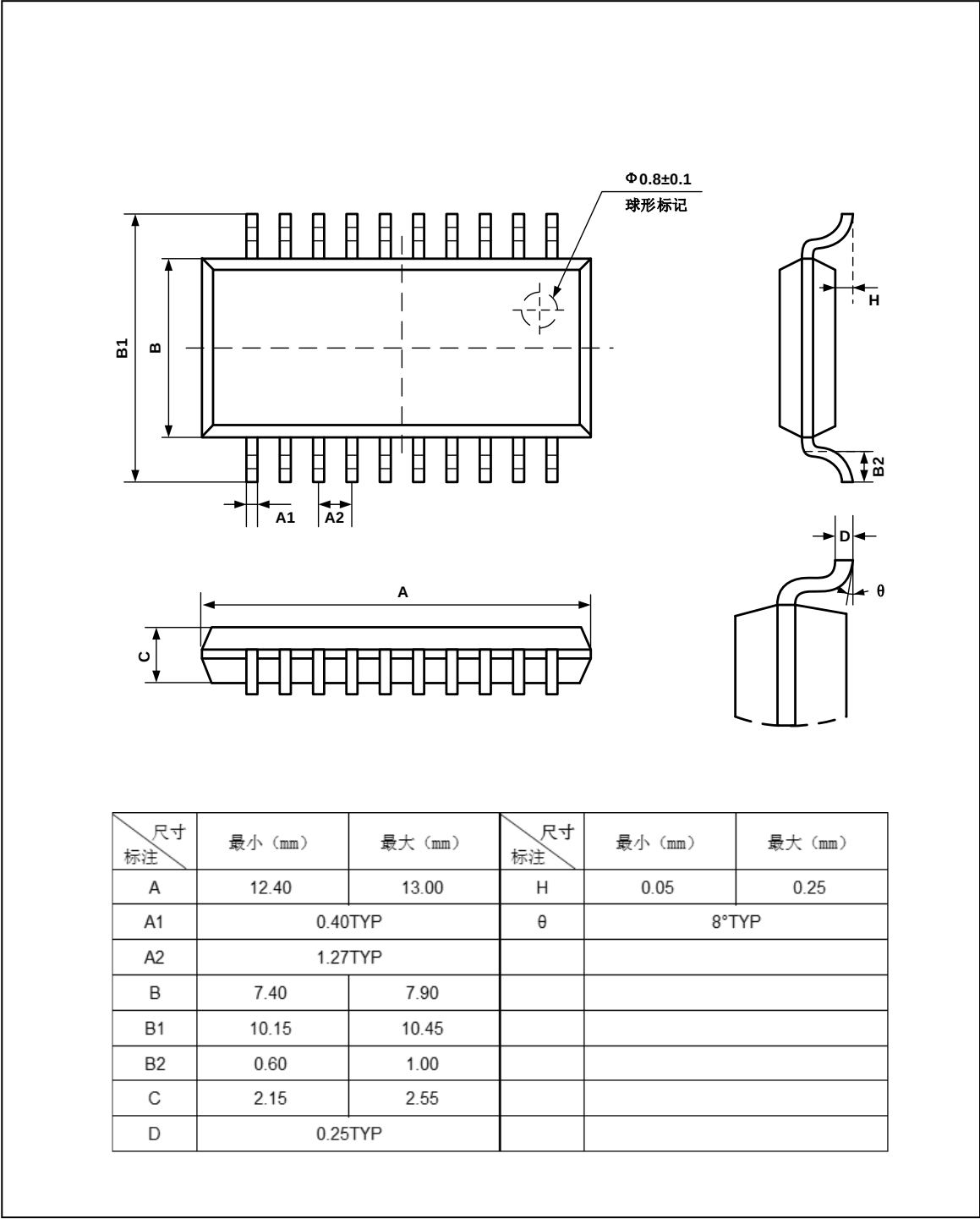


Figure 4-5 SOP20 (1.27mm) 封装尺寸

5 订购信息

5.1 产品命名规范

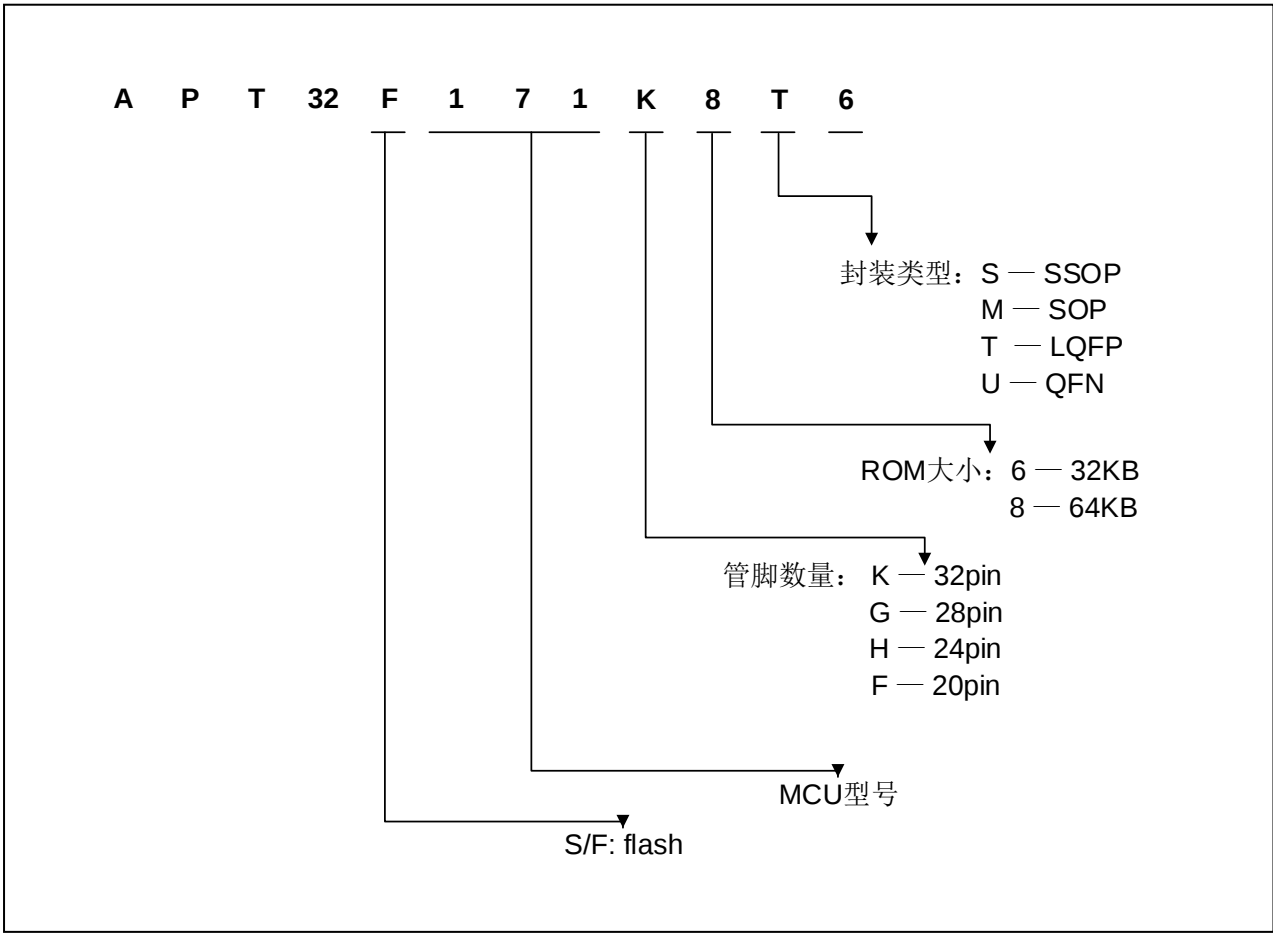


Figure 5-1 产品命名规范

5.2 系列产品订购手册

Table 5-2 APT32F171产品订购型号说明

型号	FLASH 大小	SRAM 大小	封装
APT32F171K8T6	64 KB	8KB	LQFP32
APT32F171K6T6	32 KB	8KB	LQFP32
APT32F171K8U6	64 KB	8KB	QFN32
APT32F171K6U6	32 KB	8KB	QFN32
APT32F171G8M6	64 KB	8KB	SOP28
APT32F171G6M6	32 KB	8KB	SOP28
APT32F171H8S6	64 KB	8KB	SSOP24
APT32F171H6S6	32 KB	8KB	SSOP24
APT32F171F8M6	64 KB	8KB	SOP20
APT32F171F6M6	32 KB	8KB	SOP20